

超高周波小型通信用電源の開発および設計理論の体系化

研究代表者

魏 秀 欽

千葉工業大学工学部電気電子工学科 准教授

1 研究目的・意義

近年、通信用電子機器の多機能化・デジタル化に伴い、回路を駆動するための電圧が複数必要となっている。この電圧を得るために複数の電源回路を機器内に独立に搭載する必要がある。そのため、電源回路の小型高効率化が強く求められている。電源回路の小型化のためには、磁性素子の小型化を実現する必要があり、回路の動作周波数の高周波化が最も効果的である。2007年、マサチューセッツ工科大学(MIT)の超高周波スイッチング技術の論文発表[16]以降、高周波小型電源は世界中の企業、大学、研究機関の大きな関心を引き起こし、実用化を見据えた研究開発が進んでいる。MITの開発した回路はスイッチ素子と並列に高調波共振回路を挿入することにより、スイッチの電圧ストレスが大幅に低減することに成功している。これによりスイッチング電源の周波数を従来の数百 kHz 程度から数百 MHz まで一気に引き上げることが可能となり、磁性素子機能を回路基板に埋め込むことができるようになった。しかし、MITで開発されたスイッチング技術には解析モデルが存在せず、その開発過程では試行錯誤的な最適化が必要となり、製品開発のボトルネックとなっている。

本研究では、世界最高水準の超高周波小型通信用電源回路の開発に向け、その基礎理論から開発手順までを体系化することを目的とする。MITで提案された超高周波スイッチング技術に着目し、報告者がこれまで培ってきた独自の解析技術と数値設計技術を応用展開することにより、世界に先駆けて理論の体系化を実現する。解析を通じて得られる数理モデルを用いることで、高精度な最適化設計を短時間で行うことが可能となり、超高周波小型電源回路の設計効率を格段に向上させる。本研究で構築される開発手法は、様々な化悪露設計に応用可能であり、さらなる高性能電源回路の開発にもつながる。超高周波小型電源の設計に向けて極めて高い波及効果が期待できる。

2 研究内容・研究成果

2-1 研究背景

マサチューセッツ工科大学(MIT)の超高周波スイッチング技術は図 1(a)のようにスイッチ素子と並列に高調波共振回路を挿入することにより、スイッチの電圧ストレスの大幅な低減に成功した。これによりスイッチング電源の周波数を従来の数百 kHz 程度から数百 MHz まで一気に引き上げることが可能となり、大型部品である磁性素子機能を回路基板に埋め込むことができるようになった。この結果、革新的に小型なスイッチング電源が実現した。2014年のCESで参考出展されたMITからスピニアウトしたベンチャー企業であるFINsix社の小型ACアダプタは、従来のアダプタの3分の1程度の小型化を実現し、大きなインパクトを与えた。ところが、FINsix社のACアダプタの商品出荷は大幅に遅れることになる。MITで開発されたスイッチング技術には解析モデルが存在せず、シミュレータまたは回路実装で試行錯誤的な最適化が行われていることに要因があると考えられる。つまり、最適化が不十分で、それによって大きな熱損失が発生する事態となり、製品の安定性、安全性が確保できていないことが予想される。理論的支持を軽視してきた点が仇となり、製品開発へのボトルネックとなっている。その結果さらなるアプリケーション開発の障壁となっているといえる。

一方、報告者は論文[B]において、電力変換回路のスイッチへ外部から高調波電流を注入することによりスイッチ電圧と電流の連続性が担保される電源回路の定常解析技術を確立した。この回路とMITで提案された回路を比較すると、高調波が受動的に生成されるか能動的に生成されるかの差はあるものの、これらふたつの動作の本質は同等である。報告者はこのことに着目し、論文[19]で提案した高調波解析技術と特許技術である数値設計アルゴリズム[特許]を融合させることにより、MITによる超高周波スイッチング技術の基礎理論を確立できる可能性を見出した。

本研究では、MITで提案された超高周波小型電源回路の解析を行い、その設計手法を確立した。設計はハーモニックバランスとスイッチング回路の定常解析を混合させたものであり、この手法を用いることに

より、超高周波小型電源回路の動作が解析的に表現できるとともに、解析的な設計を可能とする。本研究で提案する設計法に基づき、具体的な回路設計および回路実験を行い、理論結果と回路実験結果は定量的によく一致していることから構築した理論の妥当性を示している。

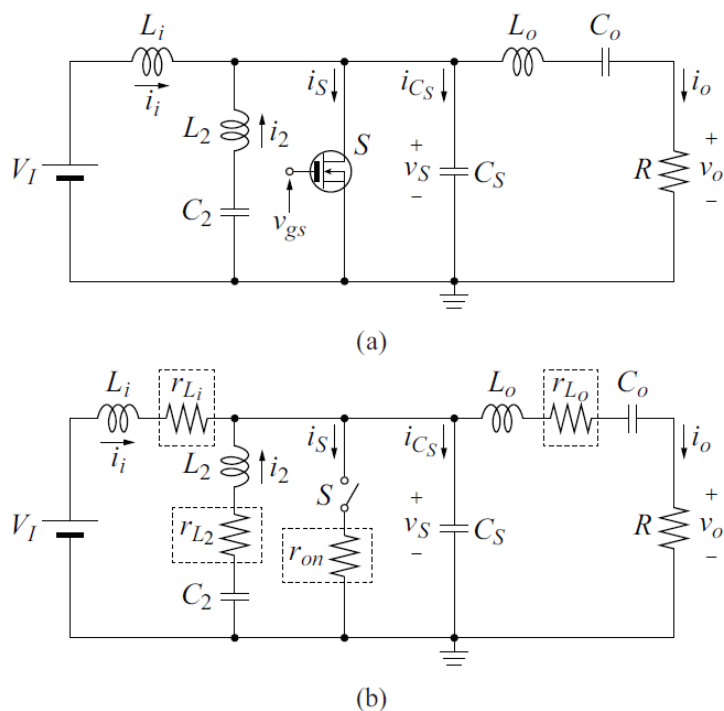


図1: 回路構成。(a) 超高周波小型電源回路。(b) 等価回路。

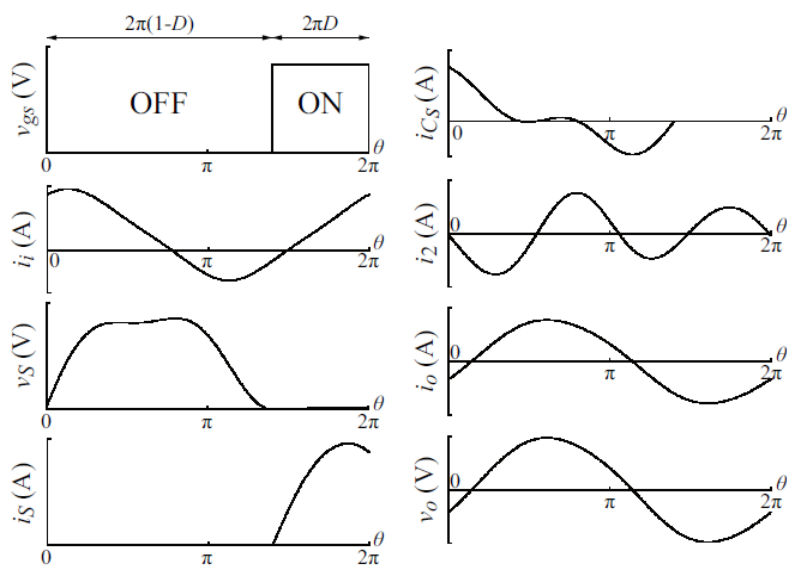


図2: 超高周波小型電源回路の最適動作波形。

2-2 回路構成

図 1(a)に MIT で提案された超高周波小型電源回路の回路構成を示す。この回路は供給電圧 V_I 、入力インダクタ L_i 、スイッチング素子としての MOSFET S 、シャントキャパシタ C_S 、出力直列共振回路 L_o - C_o 、負荷抵抗 R 、および高調波電流を生成する直列共振回路 L_2 - C_2 により構成される。図 2 に超高周波小型電源回路の最適動作波形を示す。この電源回路では、スイッチ S は駆動信号 v_{gs} によって駆動される。スイッチがオンになる瞬間、スイッチ電圧は

$$v_S(\theta = 2\pi(1 - D)) = 0 \quad (1)$$

$$\left. \frac{dv_S(\theta)}{d\theta} \right|_{\theta=2\pi(1-D)} = 0 \quad (2)$$

で表される E 級 ZVS/ZDS (Zero-voltage-switching/Zero-derivative-switching) 条件[1]-[15]を満たす。ここで、 D はスイッチのオンデューティ比を示す。スイッチがオフからオンに切り替わる瞬間の電圧を零、また、その傾きを零とすることで、スイッチング損失を低減することができる。この E 級動作条件により、この電源回路は高周波動作においても高電力変換効率を実現することができる。また、高調波電流を注入することにより、スイッチに対する負荷を大きく低減することができ、スイッチの電圧ストレスが大幅に低減する。これによりスイッチング電源の周波数を従来の数百 kHz 程度から数百 MHz まで一気に引き上げることが可能となり、大型部品である磁性素子機能を回路基板に埋め込むことができるようになった。さらに、スイッチの電圧のストレスの大幅な低減により、高入力電圧を印加することが可能となり、この超高周波小型電源回路は大出力電力を要求されるアプリケーションに有効である。

2-3 解析

(1) 仮定

以下の仮定に基づいて解析を行う。

- (a) すべてのインダクタの等価直列抵抗(ESRs: Equivalent Series Resistors)を考慮する。ただし、コンデンサの ESR はインダクタのものよりはるかに小さいため無視する。
- (b) MOSFET は理想的なスイッチ素子とし、切り替わり時間は無視できるほど小さい、オフ抵抗は無限大、オン抵抗は r_{on} とする。
- (c) スwitching パターンは図 2 と表 1 に従う。

表1: スwitching パターン

$0 < \theta \leq 2\pi(1 - D)$	OFF
$2\pi(1 - D) < \theta \leq 2\pi$	ON

- (d) 入力電流 i_i 、二次高調波直列共振ファイルに流れる電流 i_2 、および出力電流 i_o は

$$\begin{aligned} i_i &= a_{i0} + \sum_{k=1}^N (a_{ik} \cos k\theta + b_{ik} \sin k\theta) \\ &= a_{i0} + \sum_{k=1}^N \sqrt{a_{ik}^2 + b_{ik}^2} \sin(k\theta + \phi_{ik}), \end{aligned} \quad (3)$$

$$\begin{aligned} i_2 &= \sum_{k=1}^N (a_{2k} \cos k\theta + b_{2k} \sin k\theta) \\ &= \sum_{k=1}^N \sqrt{a_{2k}^2 + b_{2k}^2} \sin(k\theta + \phi_{2k}), \end{aligned} \quad (4)$$

$$\begin{aligned} i_o &= \sum_{k=1}^N (a_{ok} \cos k\theta + b_{ok} \sin k\theta) \\ &= \sum_{k=1}^N \sqrt{a_{ok}^2 + b_{ok}^2} \sin(k\theta + \phi_{ok}) \end{aligned} \quad (5)$$

で表す。ここで、

$$\tan \phi_{ik} = \frac{a_{ik}}{b_{ik}}, \quad (6)$$

$$\tan \phi_{2k} = \frac{a_{2k}}{b_{2k}}, \quad (7)$$

$$\tan \phi_{ok} = \frac{a_{ok}}{b_{ok}} \quad (8)$$

である。

(e) スイッチ電圧 v_S は(1)と(2)で示される E 級 ZVS/ZDS 動作条件を達成する。
以上の仮定より、本研究で対象とする電源回路の等価回路は図 1(b)で表せる。

(2) パラメータ

回路のパラメータを以下のように定義する。

(a) $f = \omega/2\pi$: 動作周波数

(b) $f_0 = \omega_0/2\pi = 1/(2\pi\sqrt{L_o C_o})$: 出力直列共振回路 L_o - C_o における共振周波数

(c) $J_0 = f_0/f = 1/(\omega\sqrt{L_o C_o})$: 出力直列共振回路 L_o - C_o における共振周波数と動作周波数の比

(d) $f_{02} = 2\omega_0/2\pi = 1/(2\pi\sqrt{L_2 C_2})$: 2 次高調波直列共振回路 L_2 - C_2 における共振周波数

(e) $J_2 = f_{02}/2f = 1/(2\omega\sqrt{L_2 C_2})$: 2 次高調波直列共振回路 L_2 - C_2 における共振周波数と動作周波数の比

(f) $H = L_o/L_i$: 出力共振回路における共振インダクタと入力インダクタの比

(g) $M = C_o/C_S$: 出力共振回路における共振キャパシタとシャントキャパシタの比

(h) $Q_o = \omega L_o/R$: 出力共振回路における Q 値

(i) $Q_2 = 2\omega L_2/R$: 2 次高調波直列共振回路における Q 値

(3) 波形式

キルヒホッフ電流則(KCL)より

$$i_i = i_S + i_{C_S} - i_2 + i_o \quad (9)$$

が得られる。

$0 < \theta \leq 2\pi(1-D)$ において、MOSFET S はオフである。したがって、MOSFET に流れる電流 i_S は

$$i_S = 0 \quad (10)$$

となる。つまり、スイッチのオフの期間において、入力インダクタ L_i と、2つの直列共振回路 L_o - C_o と L_2 - C_2 に流れる電流の差がシャントキャパシタ C_S に流れ込み、そのシャントキャパシタ C_S に流れる電流 i_{C_S} は

$$i_{C_S} = i_i + i_2 - i_o \quad (11)$$

と表せる。(3)、(4)、および(5)を(11)に代入すると、シャントキャパシタ C_S に流れる電流 i_{C_S} は

$$i_{C_S} = A_0 + \sum_{k=1}^N (A_k \cos k\theta + B_k \sin k\theta) \quad (12)$$

と表せる。ここで、

$$A_0 = a_{i0}, \quad (13)$$

$$A_k = a_{ik} + a_{2k} - a_{ok}, \quad (14)$$

$$B_k = b_{ik} + b_{2k} - b_{ok} \quad (15)$$

である。 $v_S(\theta = 0) = V_{Sini}$ とし、 $i_{C_S} = \omega C_S \frac{dv'_S}{d\theta}$ と(12)より、

$$\int_{V_{Sini}}^{v_S} dv'_S = \frac{1}{\omega C_S} \int_0^\theta i_{C_S}(\theta') d\theta' \quad (16)$$

と表すことができる。(16)より、スイッチ電圧 v_S は

$$v_S(\theta) = V_{Sini} + \frac{1}{\omega C_S} \left[A_0 \theta + \sum_{k=1}^N \frac{1}{k} (A_k \sin k\theta - B_k \cos k\theta + B_k) \right] \quad (17)$$

と求められる。

$2\pi(1-D) < \theta \leq 2\pi$ において、MOSFET S はオンである。したがって、シャントキャパシタに流れる電流 i_{CS} は

$$i_{CS} = 0 \quad (18)$$

となる。そのため、MOSFET に流れる電流 i_S は

$$i_S = i_i + i_2 - i_o \quad (19)$$

と表せる。(3)、(4)、および(5)を(19)に代入すると、MOSFET に流れる電流 i_S は

$$i_S = A_0 + \sum_{k=1}^N (A_k \cos k\theta + B_k \sin k\theta) \quad (20)$$

となる。したがって、スイッチ電圧 v_S は

$$v_S = r_{on} i_S = r_{on} \left[A_0 + \sum_{k=1}^N (A_k \cos k\theta + B_k \sin k\theta) \right] \quad (21)$$

となる。ここで、 r_{on} はMOSFETのオン抵抗である。

スイッチ電圧波形は周期関数であり、すなわち、 $v_S(\theta=0) = v_S(\theta=2\pi)$ であるため、(21)に $\theta=2\pi$ を代入することで、 V_{Sini} は

$$V_{Sini} = r_{on} \left[A_0 + \sum_{k=1}^N (A_k \cos k\theta + B_k \sin k\theta) \right] = r_{on} \sum_{k=0}^N A_k \quad (22)$$

となる。したがって、(17)は次式で書き直せる。

$$v_S(\theta) = r_{on} \sum_{k=0}^N A_k + \frac{1}{\omega C_S} \left[A_0 \theta + \sum_{k=1}^N \frac{1}{k} (A_k \sin k\theta - B_k \cos k\theta + B_k) \right] \quad (23)$$

(4) 等価回路

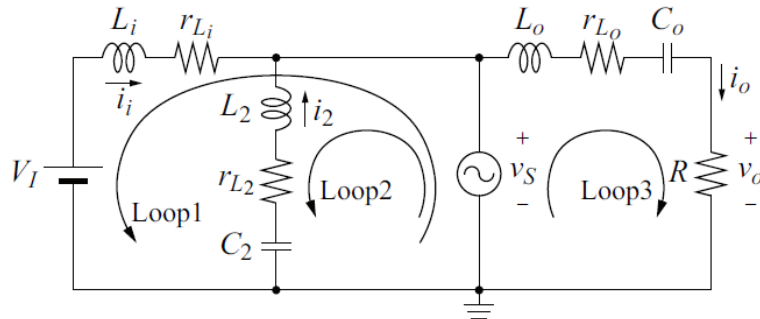


図3: 新たな等価回路。

MOSFET にかかる電圧 v_S を交流電圧源とし、この電源回路の新たな等価回路は図3で表せる。

① ループ 1

キルヒホッフ電圧則(KVL)より、

$$\begin{aligned}
 v_S &= V_I - \omega L_i \frac{di_i}{d\theta} - r_{L_i} i_i \\
 &= V_I - r_{L_i} a_{i0} - \sum_{k=1}^N \left[k\omega L_i \sqrt{a_{ik}^2 + b_{ik}^2} \cos(k\theta + \phi_{ik}) \right. \\
 &\quad \left. + r_{L_i} \sqrt{a_{ik}^2 + b_{ik}^2} \sin(k\theta + \phi_{ik}) \right]
 \end{aligned} \tag{24}$$

と与えられる。また、 v_S にフーリエ級数展開を適用することにより

$$v_S = a_{vsi0} + \sum_{k=1}^N [a_{vsik} \cos(k\theta + \phi_{ik}) + b_{vsik} \sin(k\theta + \phi_{ik})] \tag{25}$$

が得られる。(24)と(25)の係数を比較すると、

$$a_{vsi0} = V_I - r_{L_i} a_{i0}, \tag{26}$$

$$a_{vsik} = -k\omega L_i \sqrt{a_{ik}^2 + b_{ik}^2}, \tag{27}$$

$$b_{vsik} = -r_{L_i} \sqrt{a_{ik}^2 + b_{ik}^2} \tag{28}$$

が得られる。また、 a_{vsi0} 、 a_{vsik} 、および b_{vsik} は次式のようにフーリエ解析から導出することができる。

$$\begin{aligned}
 a_{vsi0} &= \frac{1}{2\pi} \int_0^{2\pi} v_S d\theta \\
 &= \frac{1}{\pi\omega C_S} p_{CS0} + \frac{r_{on}}{\pi} p_{ron0},
 \end{aligned} \tag{29}$$

$$\begin{aligned}
 a_{vsik} &= \frac{1}{\pi} \int_0^{2\pi} v_S \cos(k\theta + \phi_{ik}) d\theta \\
 &= \frac{1}{\pi\omega C_S} (p_{CSk} \sin \phi_{ik} + q_{CSk} \cos \phi_{ik}) \\
 &\quad + \frac{r_{on}}{\pi} (p_{ronk} \sin \phi_{ik} + q_{ronk} \cos \phi_{ik}),
 \end{aligned} \tag{30}$$

$$\begin{aligned}
 b_{vsik} &= \frac{1}{\pi} \int_0^{2\pi} v_S \sin(k\theta + \phi_{ik}) d\theta \\
 &= \frac{1}{\pi\omega C_S} (-p_{CSk} \cos \phi_{ik} + q_{CSk} \sin \phi_{ik}) \\
 &\quad + \frac{r_{on}}{\pi} (-p_{ronk} \cos \phi_{ik} + q_{ronk} \sin \phi_{ik}).
 \end{aligned} \tag{31}$$

ここで、

$$\begin{aligned}
 p_{CS0} &= \pi^2 (1-D)^2 A_0 + \sum_{m=1}^N \frac{1}{2m} \left[-\frac{A_m}{m} (\cos 2m\pi D - 1) \right. \\
 &\quad \left. + \frac{B_m}{m} \sin 2m\pi D + 2\pi(1-D)B_m \right],
 \end{aligned} \tag{32}$$

$$\begin{aligned}
p_{ron0} &= \pi(1-D) \sum_{m=0}^N A_m + \pi D A_0 \\
&+ \sum_{m=1}^N \frac{1}{2m} [A_m \sin 2m\pi D - (\cos 2m\pi D - 1) B_m], \tag{33} \\
p_{CSk} &= \frac{1}{k} \left[2\pi(1-D) \cos 2k\pi D + \frac{1}{k} \sin 2k\pi D \right] A_0 + \sum_{m=1}^N \frac{1}{mk} (\cos 2k\pi D - 1) B_m \\
&+ \sum_{m=1, m \neq k}^N \frac{1}{2m} \left\{ \left[-\frac{1}{m+k} \sin 2(m+k)\pi D + \frac{1}{m-k} \sin 2(m-k)\pi D \right] A_m \right. \\
&+ \left. \left[-\frac{1}{m+k} \cos 2(m+k)\pi D + \frac{1}{m-k} \cos 2(m-k)\pi D - \frac{2k}{m^2-k^2} \right] B_m \right\} \\
&+ \frac{1}{2k} \left\{ \left[-\frac{1}{2k} \sin 4k\pi D - 2\pi(1-D) \right] A_k - \frac{1}{2k} (\cos 4k\pi D - 1) B_k \right\}, \tag{34} \\
q_{CSk} &= \frac{1}{k} \left[-2\pi(1-D) \sin 2k\pi D + \frac{1}{k} (\cos 2k\pi D - 1) \right] A_0 - \sum_{m=1}^N \frac{B_m}{mk} \sin 2k\pi D \\
&+ \sum_{m=1, m \neq k}^N \frac{1}{2m} \left\{ \left[-\frac{1}{m+k} \cos 2(m+k)\pi D \right. \right. \\
&- \left. \left. \frac{1}{m-k} \cos 2(m-k)\pi D + \frac{2m}{m^2-k^2} \right] A_m \right. \\
&+ \left. \left[\frac{1}{m+k} \sin 2(m+k)\pi D + \frac{1}{m-k} \sin 2(m-k)\pi D \right] B_m \right\} \\
&+ \frac{1}{2k} \left\{ -\frac{1}{2k} (\cos 4k\pi D - 1) A_k \right. \\
&- \left. \left[-\frac{1}{2k} \sin 4k\pi D + 2\pi(1-D) \right] B_k \right\}, \tag{35}
\end{aligned}$$

$$\begin{aligned}
p_{ronk} &= -\frac{1}{k} (1 - \cos 2k\pi D) \sum_{m=1}^N A_m \\
&+ \sum_{m=1, m \neq k}^N \frac{1}{2} \left\{ -\left[\frac{1}{m+k} \cos 2(m+k)\pi D \right. \right. \\
&- \left. \left. \frac{1}{m-k} \cos 2(m-k)\pi D + \frac{2k}{m^2-k^2} \right] A_m \right. \\
&+ \left. \left[\frac{1}{m+k} \sin 2(m+k)\pi D - \frac{1}{m-k} \sin 2(m-k)\pi D \right] B_m \right\} \\
&+ \frac{1}{2} \left[\frac{1}{2k} (1 - \cos 4k\pi D) A_k + \left(\frac{1}{2k} \sin 4k\pi D - 2\pi D \right) B_k \right], \tag{36}
\end{aligned}$$

$$\begin{aligned}
q_{ronk} &= -\frac{1}{k} \sin 2k\pi D \sum_{m=1}^N A_m \\
&+ \sum_{m=1, m \neq k}^N \frac{1}{2} \left\{ \left[\frac{1}{m+k} \sin 2(m+k)\pi D + \frac{1}{m-k} \sin 2(m-k)\pi D \right] A_m \right. \\
&- \left. \left[-\frac{1}{m+k} \cos 2(m+k)\pi D - \frac{1}{m-k} \cos 2(m-k)\pi D + \frac{2m}{m^2-k^2} \right] B_m \right\} \\
&+ \frac{1}{2} \left[\left(\frac{1}{2k} \sin 4k\pi D + 2\pi D \right) A_k + \frac{1}{2k} (\cos 4k\pi D - 1) B_k \right] \tag{37}
\end{aligned}$$

ループ2とループ3に同じ解析手順を適用することにより、この三つのループから $(1+N \times 6)$ 個方程式が得られる。

(5) 設計手順

回路設計において、 $V_I, f, R, Q_o, Q_2, D, J_o$, および J_2 を設計仕様として与える。また、MOSFET を選択す

ることで、 r_{on} が一意に決定される。以上の設計仕様より $a_{vsi0}, a_{vsik}, a_{vsok}, b_{vsok}, a_{vsok}, b_{vsok}$,

L_i, L_o, L_2, C_S, C_o , および C_2 という $(7+N \times 6)$ 個未知パラメータがある。 Q_o, Q_2, J_o , および J_2 の定義より、 L_o, L_2, C_o , および C_2 が求められる。これにより、残る未知パラメータは $(3+N \times 6)$ 個となる。3つのループから $(1+N \times 6)$ 個方程式が得られる。3つのループから得られる $(1+N \times 6)$ 個方程式に、(1)と(2)に示している ZVS/ZDS 動作条件を加えて、 $(3+N \times 6)$ 個、つまり、残る未知パラメータの数と同様の数の方程式が得られる。 $(3+N \times 6)$ 個方程式に Newton 法を適用することにより、 $(3+N \times 6)$ 個未知パラメータを導出することができる。Newton 法による計算経過は、文献[15]の方法と同様である。

2-4 設計曲線

(1) 仮定

本章では、拘束条件をすべて満足する高周波小型電源回路の設計曲線を示す。設計仕様として、供給電圧 $V_I = 5 \text{ V}$, 動作周波数 $f = 1 \text{ MHz}$, 負荷抵抗 $R = 50 \ \Omega$, デューティ比 $D = 0.3$, $J_2 = 1.0$, および考慮すべき高調波成分次数 $N = 3$ を与える。また、設計曲線を導出するために、2-3 (2) において定義されたパラメータを用いる。さらに、以下に定義するパラメータも併せて用いる。

(a) $cp = P_o / (V_{Smax} I_{Smax})$: 電力出力容量

(b) $P_o R / V_I^2 = (R I_o / V_I)^2$: 正規化された出力電力

(c) I_{Smax} / I_I : 正規化されたスイッチ電流ストレス

(d) V_{Smax} / V_I : 正規化されたスイッチ電圧ストレス

ここで、

$$I_I = \frac{1}{2\pi} \int_0^{2\pi} i_i(\theta) d\theta,$$

$$I_o = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} i_o^2(\theta) d\theta}$$

である。

図4は、 $Q_o = Q_2 = Q = 3, 5, 7$, および 10 の場合、 J_o に対する電力出力容量、正規化された出力電力、正規化されたスイッチ電流ストレス、および正規化されたスイッチ電圧ストレスの設計曲線を示す。これらの設計曲線より、高周波化高効率化を低コストのもとで達成するために、この電源回路を $J_o = 1$ の近傍で設計することが必要であることが分かる。 J_o が 1 となることは、共振回路が誘導性を持たないことを意味している。共振回路が誘導性を持たないことは、帯域外周波数を抑えるためにも重要な特性であり、負荷変動に強い利点を見出すことができる。また、低 Q を適用することで、より大出力電力、低スイッチ電圧/電流ストレスを実現することが可能であることもわかる。

2-4 設計

本章では、回路実験とシミュレーションを行い、提案した高周波小型電源回路の設計手法と設計曲線の妥当性を確認する。設計仕様として、動作周波数 $f = 1 \text{ MHz}$, 供給電圧 $V_I = 5 \text{ V}$, $R = 50 \ \Omega$, $D = 0.3$, $Q_o = Q_2 = 3$, $J_o = 1$, $J_2 = 1$, および $N = 3$ を与える。スイッチ素子には、IRF510 MOSFET を使用する。以上の設計仕様より、高周波小型電源回路の設計値は表2に示すように導出された。

図5に、高周波小型電源回路の解析、シミュレーション、および回路実験による波形を示す。図5に示す波形より、スイッチ電圧が連続であることが確認できる。すなわち、E級動作条件を達成される。さらに、

スイッチ電圧のストレスが約供給電圧の2倍まで抑えられることがわかった。図5の回路実験やシミュレーションにおいて、高周波小型電源回路は、出力電力 0.327 W、基本周波数 1.0 MHz の動作において 92.2 % の電力変換効率を達成した。これらの結果は、解析とよく一致しており、回路実験とシミュレーションの結果は提案設計手法と導出した設計曲線の妥当性を示している。

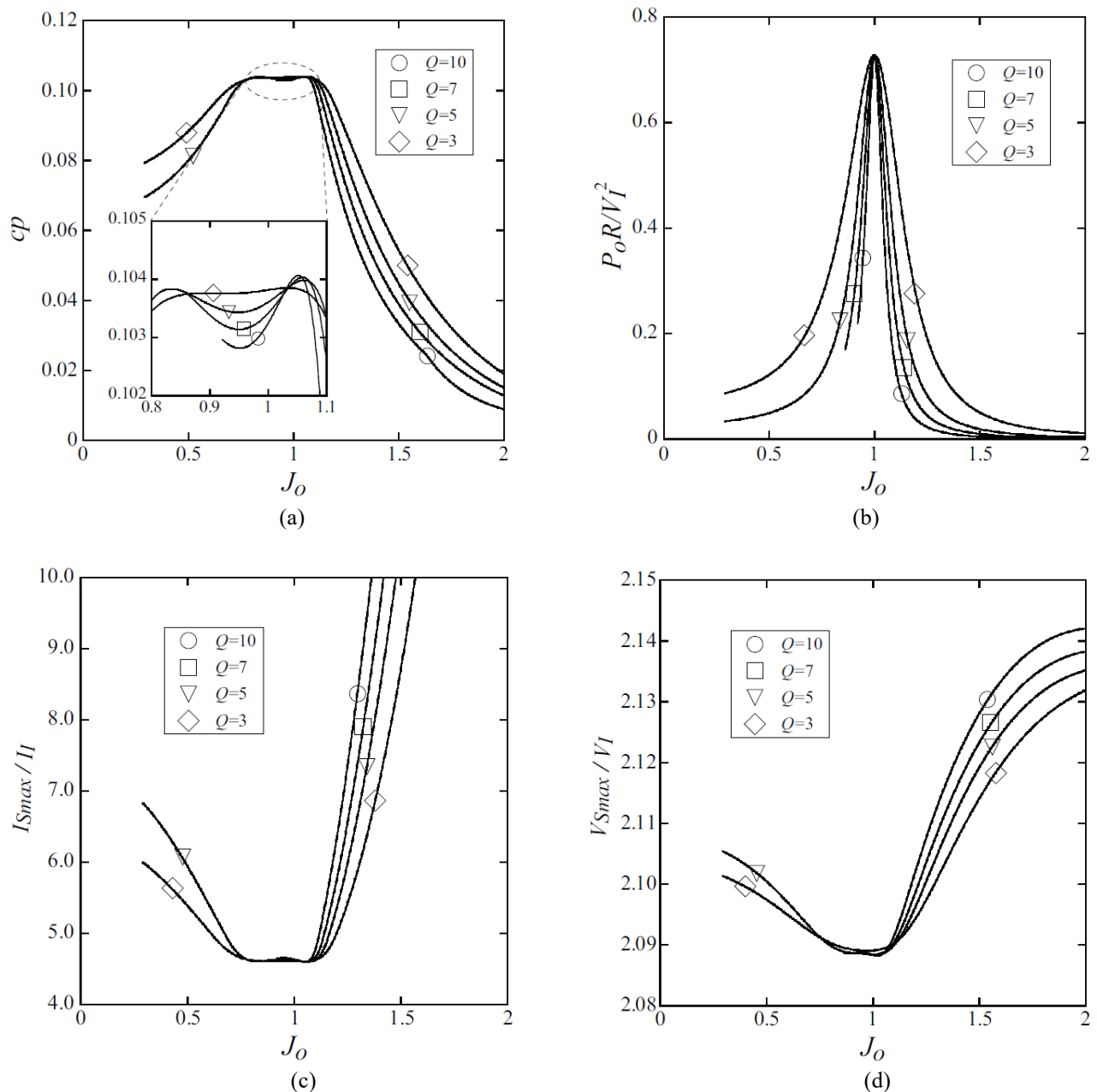


図4: $Q_o = Q_2 = Q = 3, 5, 7$, および 10 の場合、 J_o に対する設計曲線。(a) 電力出力容量。(b) 正規化された出力電力。(c) 正規化されたスイッチ電流ストレス。(d) 正規化されたスイッチ電圧ストレス。

3 期待される波及効果・今後の課題

本研究では、世界最高水準の超高周波小型通信電源回路の開発に向け、その基礎理論から開発手順までを体系化し、具体的に超小型高効率電源を開発することを目的とした。報告者のもつ高調波定常解析技術をコア技術に据え、それを応用展開する形で超高周波スイッチングの数理モデルを構築した。理論モデルに最適化アルゴリズムを適用することにより、電力変換効率性能の面でこれまで MIT で開発されてきた電源の性能を凌駕する高効率スイッチングを実現することは可能となる。本研究で構築される開発手法は、様々な回路設計に応用可能であり、さらなる高性能電源回路の開発にもつながる。超高周波小型電源の設計に向けて極めて高い波。

今後の課題としては、製品化に向けた具体的な回路設計および開発が挙げられる。製品化のために、制御回路を含む設計が必須となる。本研究では、いかに発振器の周波数安定化および高効率化を達成するかという議論が中心で、制御回路と合わせて一つのシステムとしての議論は触れていなかった。また、E級発振器及効果が期待できる。

今後の課題としては、製品化に向けた具体的な回路設計および開発が挙げられる。製品化のために、制御回路を含む設計が必須となる。本研究では、いかに電源回路の高周波化および高効率化を達成するかという議論が中心で、制御回路とあわせて一つのシステムとしての議論は触れていなかった。また、超高周波小型電源回路では高効率を維持したまま駆動回路の実現が非常に困難である。したがって、超高周波小型電源回路、およびその駆動回路や制御回路を一つのシステムとする設計手法の確立とその実装は、今後の重要な研究課題となる。

表 2 : 高周波小型電源回路の設計値

	Analytical	Measured	Difference
L_i	4.69 μ H	4.65 μ H @ 1 MHz	-0.853 %
r_{L_i}	-	0.118 Ω @ 1 MHz	-
L_o	23.9 μ H	23.9 μ H @ 1 MHz	0.00 %
r_{L_o}	-	0.507 Ω @ 1 MHz	-
L_2	11.9 μ H	11.9 μ H @ 1 MHz	0.00 %
r_{L_2}	-	0.261 Ω @ 1 MHz	-
C_S	3.25 nF	3.23 nF @ 1 MHz	-0.615 %
C_o	1.06 nF	1.06 nF @ 1 MHz	0.00 %
C_2	531 pF	530 pF @ 1 MHz	-0.188 %
R	50 Ω	49.7 Ω @ 1 MHz	-0.600 %
D	0.3	0.3	0.00 %
V_I	5 V	4.99 V	-0.200 %
I_I	71.5 mA	71 mA	-0.699 %
V_{Smax}	10.2 V	10.4 V	1.96 %
V_{omax}	5.82 V	5.70 V	-2.06 %
P_o	0.339 W	0.327 W	-3.54 %
η	94.8 %	92.2 %	-2.74 %

【参考文献】

- [1] N. O. Sokal and A. D. Sokal, "Class E---A new class of high-efficiency tuned single-ended switching power amplifiers," *IEEE J. Solid-State Circuits*, vol. SC-10, no. 3, pp. 168--176, 1975.
- [2] F. H. Raab, "Effects of circuit variations on the class-E tuned power amplifier," *IEEE J. Solid-State Circuits*, vol. SC-13, no. 2, pp. 239--247, 1978.
- [3] M. K. Kazimierczuk, "Class E tuned power amplifier with shunt inductor," *IEEE J. Solid-State Circuits*, vol. SC-16, no. 1, pp. 2--7, 1981.
- [4] M. K. Kazimierczuk, "Effects of the collector current fall time on the class E tuned power amplifier," *IEEE J. Solid-State Circuits*, vol. SC-18, no. 2, pp. 181--193, 1983.
- [5] M. K. Kazimierczuk, "Collector amplitude modulation of the class E tuned power amplifier," *IEEE Trans. Circuits Syst.*, vol. CAS-31, no. 6, pp. 543--549, 1984.

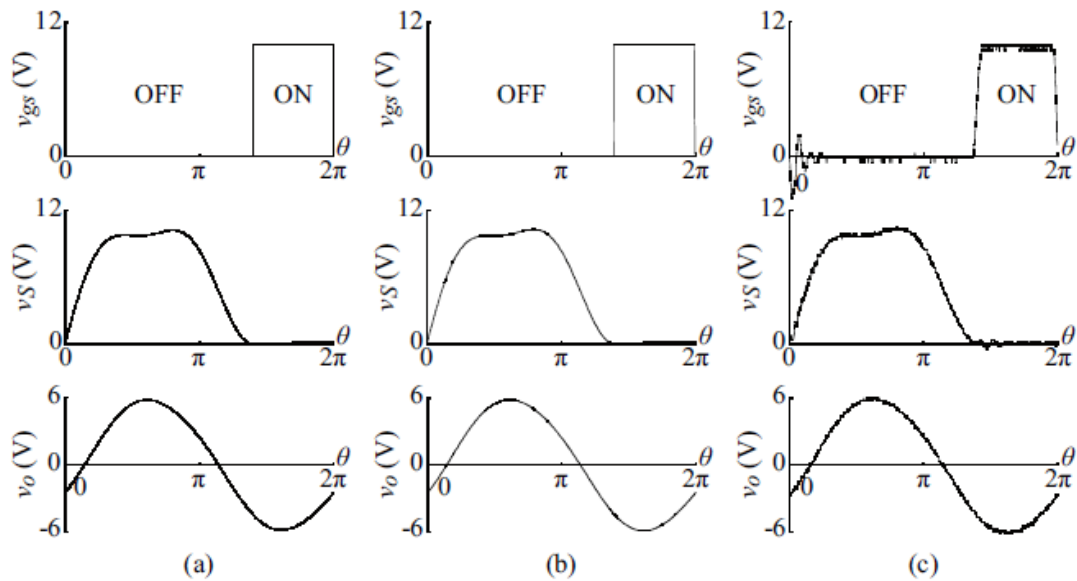


図5：高周波小型電源回路の波形。(a) 解析波形。(b) シミュレーション波形。(c) 実験波形。

- [6] M. K. Kazimierczuk and K. Puczek, "Exact analysis of class E tuned power amplifier at any Q and switch duty cycle," *IEEE Trans. Circuits Syst.*, vol. CAS-34, no. 2, pp. 149–159, 1987.
- [7] M. J. Chudobiak, "The use of parasitic nonlinear capacitors in class-E amplifiers," *IEEE Trans. Circuits Syst. I*, vol. 41, no. 12, pp. 941–944, 1994.
- [8] T. Suetsugu and M. K. Kazimierczuk, "Comparison of class E amplifier with nonlinear and linear shunt capacitance," *IEEE Trans. Circuits Syst. I*, vol. 50, no. 8, pp. 1089–1097, 2003.
- [9] T. Suetsugu and M. K. Kazimierczuk, "Analysis and design of class E amplifier with shunt capacitance composed of nonlinear and linear shunt capacitances," *IEEE Trans. Circuits Syst. I*, vol. 51, no. 7, pp. 1261–1268, 2004.
- [10] H. Sekiya, Y. Arifuku, H. Hase, J. M. Lu and T. Yahagi, "Investigation of class-E amplifier with nonlinear capacitance for any output Q and finite DC-feed inductance," *IEICE Trans. Fundam.*, vol. E89-A, no. 4, pp. 873–881, 2006.
- [11] A. Mediano, P. M. Gaudo, and C. K. Bernal, "Design of class E amplifier with nonlinear and linear shunt capacitances for any duty cycle," *IEEE Trans. Microw. Theory Tech.*, vol. 55, no. 3, pp. 484–492, 2007.
- [12] X. Wei, H. Sekiya, S. Kuroiwa, T. Suetsugu, and M. K. Kazimierczuk, "Effect of MOSFET gate-to-drain parasitic capacitance on class-E power amplifier," in *Proc. IEEE ISCAS*, Paris, France, pp. 3200–3203, 2010.
- [13] X. Wei, H. Sekiya, S. Kuroiwa, T. Suetsugu, and M. K. Kazimierczuk, "Design of class-E amplifier with MOSFET linear gate-to-drain and nonlinear drain-to-source capacitances," *IEEE Trans. Circuits Syst. I*, vol. 58, no. 10, pp. 2556–2565, 2011.
- [14] M. K. Kazimierczuk, *RF Power Amplifiers*. New York, NY: John Wiley & Sons, 2008.
- [15] H. Sekiya, T. Ezawa, and Y. Tanji, "Design procedure for class E switching circuits allowing implicit circuit equations," *IEEE Trans. Circuits Syst. I*, vol. 55, no. 11, pp. 3688–3696, 2008.
- [16] Joshua W. Phinney, David J. Perreault, and Jeffrey H. Lang, "Radio-frequency inverters with transmission-line input networks," *IEEE Trans. on Power Elect.*, vol. 22, no. 4, pp. 1154–1161, 2007.
- [17] J. M. Rivsa, Y. Han, O. Leitermann, A. D. Sagneri, and D. J. Perreault, "A high-frequency resonant inverter topology with low-voltage stress," *IEEE Trans. Power Elect.*, vol. 23, no. 4, pp. 1759–1771, 2008.
- [18] R. C. N. Pilawa-Podgurski, A. D. Sagneri, J. M. Rivsa, D. I. Anderson, D. J. Perreault, "Very-high-frequency resonant boost converters," *IEEE Trans. Power Elect.*, vol. 24, no. 6, pp. 1654–1665, 2009.
- [19] X. Wei, T. Nagashima, M. K. Kazimierczuk, H. Sekiya, and T. Suetsugu, "Analysis and design of class- E_M power amplifier," *IEEE Trans. Circuits Syst. I*, vol. 61, no. 4, pp. 976–986, 2014.
- [特許] 魏秀欽, 関屋大雄, 「 E_M 級増幅器」, 特願 2011-246009

〈発表資料〉

題名	掲載誌・学会名等	発表年月
国際会議論文：Analysis of the inverse class-E inverter with the switch-voltage fall time	2018 International Symposium on Nonlinear Theory and its Applications (NOLTA2018)	2018年9月(発表決定)
国際会議論文：Design of further miniaturized class-E ² dc/dc converter	37th International Telecommunications Energy Conference (INTELEC2015)	2018年8月(発表決定)
国際会議論文：A novel analysis procedure for class E oscillator	2018 IEEE International Symposium on Circuits and Systems (ISCAS2018)	2018年5月
国際会議論文：A novel high-speed SiC MOSFET driver with a low switch-voltage stress	International Power Electronics Conference (IPEC 2018 ECCE Asia Niigata)	2018年5月
国際会議論文：Output power capability comparisons of class-E power amplifiers with harmonic resonance	International Power Electronics Conference (IPEC 2018 ECCE Asia Niigata)	2018年5月
国際会議論文：Analysis procedure of further miniaturized class-E ² dc/dc converter	2018 International Workshop on Nonlinear Circuits, Communications and Signal Processing (NCSP'18)	2018年3月
国際会議論文：A novel approach for achieving ZVS operation in class-D ZVS inverter	The 12th IEEE International Conference on Power Electronics and Drive Systems(PEDS 2017)	2017年12月
国際会議論文：Design and control of phase-controlled class-D ZVS inverter with current protection	2017 IEEE Energy Conversion Congress and Exposition (ECCE2017)	2017年10月
国内発表：ZVS-D級インバータにおける MOSFET の逆並列ダイオードの活用による ZVS の実現	電気学会産業応用部門大会	2017年8月