

脳型集積システムのための GTO メモリスタ

代表研究者 木村 睦 龍谷大学 理工学部 教授
奈良先端科学技術大学院大学 先端科学技術研究科 客員教授
共同研究者 中島 康彦 奈良先端科学技術大学院大学 先端科学技術研究科 教授

1 研究の目的

人工知能は今後の社会の中心となる技術として期待されている[1]。しかしながら、現在の人工知能は、超ハイスペックのノイマン型コンピュータで実行される複雑なソフトウェアで、ハードウェアのサイズが大型で消費電力も膨大となる。また、冗長構造を設けても基本的に全ての素子が異常なく動作していることが前提でロバスト性に劣る。特に、消費電力は、2025年には全発電量の20%で、2050年には60%にもなると試算されており、人工知能の普及に致命的な制約となる。

そこで我々は、デバイスレベルから生体の神経回路の構造・動作・機能を再現するアナログセルラニューラルネットワークを用いた脳型集積システムの研究を行っている(表1)。電子デバイスの微細化と3次元構造で人間の脳よりもコンパクトとなる。さらに並列分散処理で個々の素子の動作速度を抑制しつつ全体の動作速度を維持し、非同期型でクロック信号も不要となり、消費電力が大幅に低減できる。また、全体に機能が分散されるため、一部の素子の故障に対し、ロバスト性も期待される。研究の最終目標は、IoTセンサーやロボットへ搭載可能な超小型・超低消費電力・ロバストな人工知能を実現することである。

脳型集積システムを実現するためには、図1に示すセルラニューラルネットワークを構成するニューロンの簡略化と、微細化と3次元構造が可能かつ可塑的な結合強度をもつシナプス素子が必要である。我々はこれまで、素子レベルのハードウェアによるニューラルネットワークの基礎研究を進めてきた。必要とされる開発課題は、下記のとおりである。

- (a) 多数のニューロンとシナプスを集積化するための構造簡略化
- (b) ハードウェアに適したネットワーク構成の提案
- (c) 素子レベルのハードウェアによるニューラルネットワークとして脳型3次元集積システムの作製技術

(a)については、ニューロンを2インバータ回路まで簡略化し、シナプスを可変コンダクタンス素子や電界効果トランジスタまで簡略化することに成功した。(b)については、隣接するニューロンだけに接続するセルラニューラルネットワークで動作検証に成功した[2-6]。現時点では簡単な論理の学習や文字認識であるが、大規模化により様々な機能の実現が期待できると考えている。本研究調査は、最後の開発課題である(c)に関するものであり、その目的は、シナプスを、我々が研究しているGa-Sn-O (GTO) [7-9]を用いた薄膜メモリスタで実現することにより、ニューラルネットワークの大規模化が可能となる。

表1. 我々の目指す脳型集積システム

これまでの人工知能	構成	我々の目指す脳型集積システム
ノイマン型コンピュータでソフトウェアとして動作		ハードウェアレベルから神経網を模倣
順次・同期	× 動作	○ 並列分散処理
高	○ 汎用性	× 低
大型	× サイズ	○ コンパクト
高	× 消費電力	○ 低
低	× ロバスト性	○ 高
搭載できるものは限定的	× 搭載方法	○ 個々の「モノ」に自律型人工知能

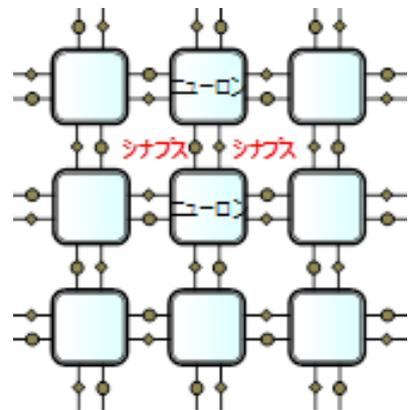


図1. セルラニューラルネットワーク

2 方法

本研究調査に先立ち、我々は、図2に示すようなGTO薄膜をAl電極で挟んだだけの構造のGTO薄膜メモリスタを作製してきた。ここでは、GTO薄膜はRFマグネトロンスパッタで成膜し、そのプロセス条件は、セラミックターゲットの組成 Ga:Sn=1:3、スパッタガスの流量比 Ar:O₂=20:1 sccm、プラズマパワー 60 W、基板温度 室温、膜厚 30 nm であった。このGTO薄膜メモリスタは、図3に示すようなメモリスタ特性を現すことを発見した。また、図4に示すように、高抵抗と低抵抗の繰り返し特性についても安定していることを確認した[10]。この構造は、極めて単純なものであり、3次元構造実現に適している。さらに、定常的な電流を流さなくともシナプスの結合強度に対応した抵抗値を記録しており、低消費電力でもある。しかしながら、メモリスタ特性に対する材料やプロセスの最適化はなされていなかった。抵抗値の書き込み・リセット動作を効率良く行うにはヒステリシス特性が必要であり、現在のヒステリシス特性のさらなる改善が課題であった。また、長期の繰返特性の確認・作製方法の見直しなども検討すべきであった。

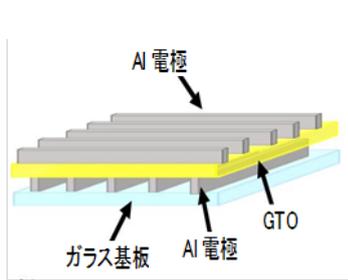


図2. GTOメモリスタの構造

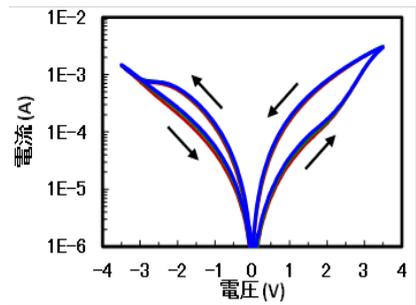


図3. GTOメモリスタのヒステリシス特性

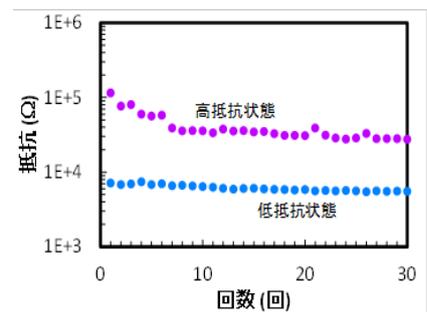


図4. 抵抗状態の繰返安定性

2-1 GTOメモリスタの長期の繰返安定性

本研究調査では、まず、同じくRFマグネトロンスパッタ(図5)でGTO薄膜を成膜したGTOメモリスタの、長期の抵抗状態の繰返安定性を評価した。

2-2 大気圧ミストCVD法で成膜したGTOメモリスタ

材料組成の最適化や低コスト化が期待される大気圧ミストCVD法(図6)でGTO薄膜を成膜したGTOメモリスタを作製した。

2-3 ニューラルネットワークでの機能確認

ニューラルネットワーク評価システムを構築し、上記のGTOメモリスタをニューラルネットワーク評価システムに実装し、シナプス素子の機能確認を行う。



図5. RFマグネトロンスパッタ装置

3 結果

3-1 GTOメモリスタの長期の繰返安定性

RFマグネトロンスパッタでGTO薄膜を成膜したGTOメモリスタの、長期の抵抗状態の繰返安定性を、図7に示す[11]。高抵抗状態と低抵抗状態の抵抗値の差は徐々に縮まってゆくものの、10000回程度まではある程度の高抵抗状態と低抵抗状態の抵抗値の差がみられることを確認した。これは、ニューラルネットワークへの応用としては、十分な特性である。

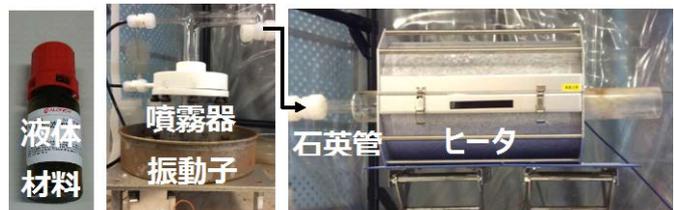


図6. ミストCVD装置

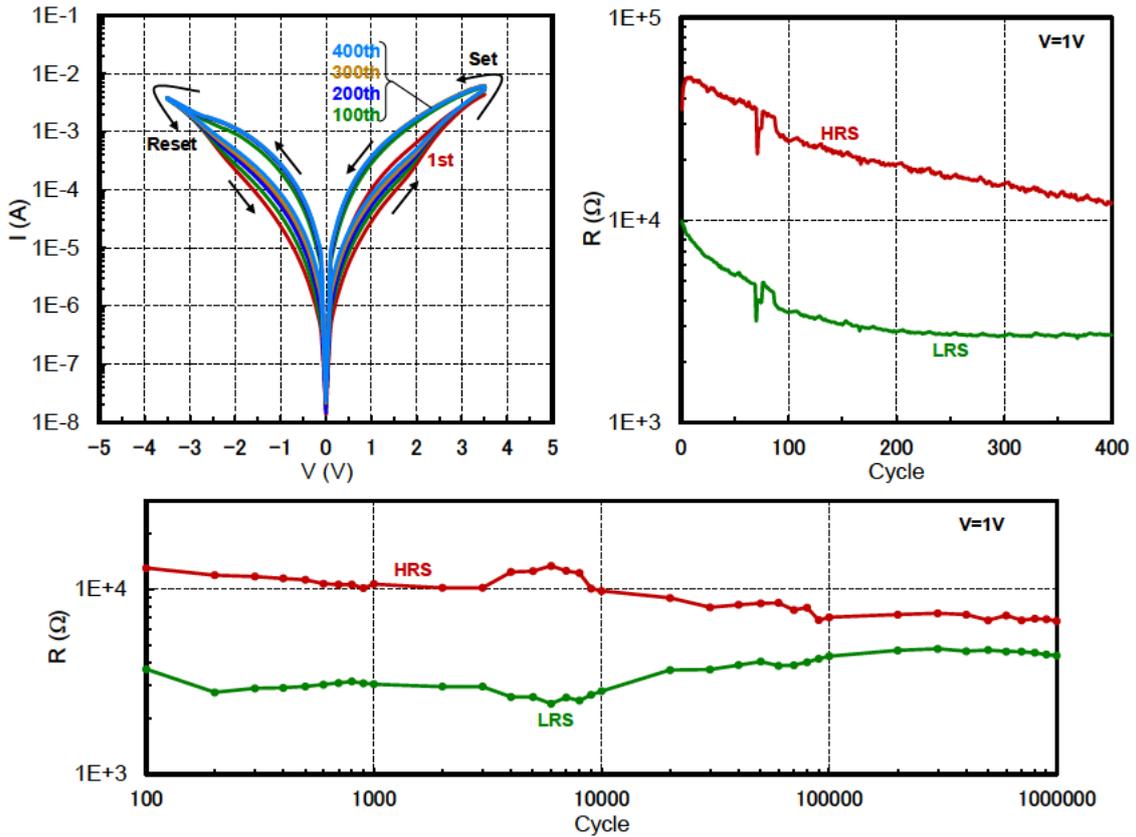


図 8. RF マグネトロンスパッタで GTO 薄膜を成膜した GTO メモリスタの長期の抵抗状態の繰返安定性

3-2 大気圧ミスト CVD 法で成膜した GTO メモリスタ

大気圧ミスト CVD 法で成膜した GTO メモリスタの、ヒステリシス特性を、図 10 に示す[12]。いまだ評価中ではあるが、将来的に高生産性が期待できる大気圧ミスト CVD 法で、顕著なメモリスタ特性が得られたことは、意義深いことである。なお、この結果については、現在論文投稿中であるため、簡単な報告にとどめる。

3-3 ニューラルネットワークでの機能確認

GTO メモリスタをクロスポイント型シナプスとしてガラス基板に集積化し、それをシナプス素子としてホップフィールド型ニューラルネットワークを形成し、文字認識機能などの機能を確認することのできる、ニューラルネットワーク評価システムは完成しており(図 10)、その制御プログラムも準備できている。具体的には、ニューロン素子はハードウェア記述言語(HDL)で FPGA のなかに作成し、C 言語の制御プログラムで制御している。あとは実際に GTO メモリスタを接続して評価するだけなのだが、現時点ではクロスポイント型として集積化した GTO メモリスタの良品率が好ましくなく、実際の機能確認には至っていない。良品率の向上には試作の経験を積み重ねることが必要で、現在トライ中で、時間の問題だと思っている。いっ

ぽうで、GTO メモリスタの特性をモデル化して、論理シミュレーションによる機能確認の試みも始めた。

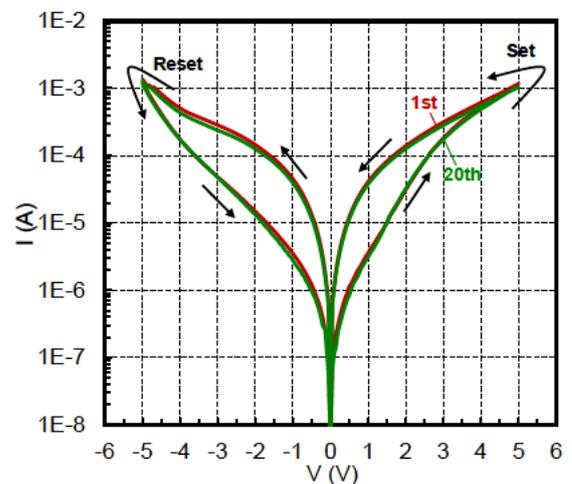


図 9. 大気圧ミスト CVD 法で成膜した GTO メモリスタのヒステリシス特性



図 10. GTO メモリスタとニューラルネットワーク評価システム

4 結論

脳型集積システムを実現するための GTO メモリスタの研究を行った。まず、GTO メモリスタの長期の繰返安定性として、高抵抗状態と低抵抗状態の抵抗値の差は徐々に縮まってゆくものの、10000 回程度まではある程度の高抵抗状態と低抵抗状態の抵抗値の差がみられることを確認した。これは、ニューラルネットワークへの応用としては、十分な特性である。つぎに、大気圧ミスト CVD 法で成膜した GTO メモリスタの、ヒステリシス特性を確認した。高生産性が期待できる大気圧ミスト CVD 法で、顕著なメモリスタ特性が得られたことは、意義深い。さらに、ニューラルネットワーク評価システムを完成した。GTO メモリスタによる実際の機能確認には至っていないが、クロスポイント型シナプスの良品率を向上させて、今後の実際の機能確認を図る。

2018 年度に得られた研究成果をふまえて、2019 年度も本研究調査はテーマを継続している。特に 2019 年度は、膜中酸素の含有量制御による多層化で、メモリスタ特性のさらなる向上を目的とする。図 11 に示すとおり、In-Ga-Zn-O (IGZO: イグゾー) ではある程度のメモリスタ特性が得られており、これを GTO でも実現することが目標である。

本研究の最終目標は、人間の脳と同等の規模の 10^{14} 程度のニューロンやシナプスを搭載し、消費電力 100W 程度を実現することである (表 2)。これにより、個々のモノへの自律型人工知能の搭載 (AIoE: Artificial Intelligence on Everything) を可能とし、IoT センサーのスマート化や通信が困難な環境における作業ロボットの自律化などを通して社会貢献ができると考えている (図 12)。

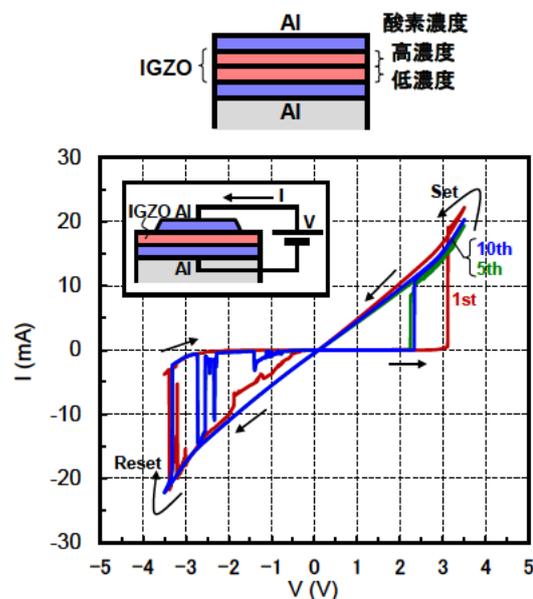


図 11. 膜中酸素の含有量制御で多層化をほどこした IGZO メモリスタのヒステリシス特性

表 2. 目指す脳型集積システムの規模と消費電力

項目	目指す脳型集積システム
大きさ	<ul style="list-style-type: none"> ・ニューロン/シナプス = 10^9個 / 10^{10}個で 1 cm^3 ・ニューロン/シナプス = 10^{12}個 / 10^{13}個で 10 cm^3
消費電力	<ul style="list-style-type: none"> ・ニューロン/シナプス = 10^9個 / 10^{10}個で 1 W以下 ・ニューロン/シナプス = 10^{12}個 / 10^{13}個で 100 W以下

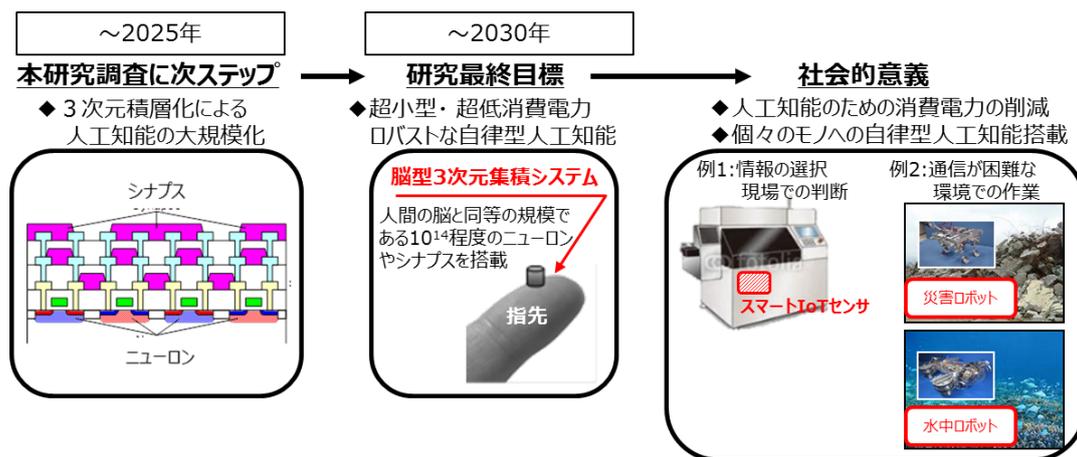


図 12. 研究調査の将来計画

【参考文献】

- [1] 木村 睦, 搭載!! 人工知能, 電気書院, 2016年5月.
- [2] Mutsumi Kimura, Tomoaki Miyatani, Yusuke Fujita, and Tomohiro Kasakawa, Apoptotic Self-Organized Electronic Device using Thin-Film Transistors for Artificial Neural Networks with Unsupervised Learning Functions, *Jpn. J. Appl. Phys.*, Vol. 54, No. 3S, 03CB02, Feb. 2015.
- [3] Mutsumi Kimura, Ryohei Morita, Sumio Sugisaki, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Cellular Neural Network formed by Simplified Processing Elements composed of Thin-Film Transistors, *Neurocomputing* Vol. 248, pp. 112-119, March and July 2017.
- [4] Mutsumi Kimura and Tokiyoshi Matsuda, Neuromorphic Application of Oxide Semiconductors, *ECS Trans.*, Vol. 79, No. 1, pp. 169-175, May 2017.
- [5] Mutsumi Kimura, Hiroki Nakanishi, Nao Nakamura, Tomoharu Yokoyama, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, Simplification of Processing Elements in Cellular Neural Network, *J. Electrical Engineering and Electronic Technology*, Vol. 6, Issue 1, Apr. 2017.
- [6] Mutsumi Kimura, Yuki Koga, Hiroki Nakanishi, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima, In-Ga-Zn-O Thin-Film Devices as Synapse Elements in a Neural Network, *IEEE J. Electron Devices Society*, Vol. 6, Issue 1, pp. 100-105, Dec. 2017.
- [7] Tokiyoshi Matsuda, Kenta Umeda, Yuta Kato, Daiki Nishimoto, Mamoru Furuta, and Mutsumi Kimura, Rare-Metal-Free High-Performance Ga-Sn-O Thin Film Transistor, *Scientific Reports*, Vol. 7, 44326, March 2017.
- [8] Tokiyoshi Matsuda, Ryo Takagi, Kenta Umeda, and Mutsumi Kimura, Room-Temperature Fabrication of Ga-Sn-O Thin-Film Transistors, *Solid State Electronics*, Vol. 134, pp. 19-21, May 2017.
- [9] Tokiyoshi Matsuda, Mutsunori Uenuma, and Mutsumi Kimura, Thermoelectric Effect of Amorphous Ga-Sn-O Thin Film, *Jpn. J. Appl. Phys.*, Vol. 56, No. 7, 070309, June 2017.
- [10] Sumio Sugisaki, Ayata Kurasaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura, Room Temperature Fabrication of Resistive Random Access Memory, *AM-FPD '18*, P-35, July 2018.
- [11] Sumio Sugisaki, Tokiyoshi Matsuda, Mutsunori Uenuma, Toshihide Nabatame, Yasuhiko Nakashima, Takahito Imai, Yusaku Magari, Daichi Koretomo, Mamoru Furuta, and Mutsumi Kimura, Memristive Characteristic of an Amorphous Ga-Sn-O Thin-Film Device, *Scientific Reports*, Vol. 9, 2757, Feb. 2019
- [12] Yuta Takishita, Sumio Sugisaki, Masaki Kobayashi, Kazuki Hattori, Tokiyoshi Matsuda, Yasuhiko Nakashima, and Mutsumi Kimura, Memristive Characteristic of an Amorphous

Ga-Sn-O Thin-Film Device deposited using Mist Chemical-Vapor-Deposition Method, Some Journal, submitted.

〈発表資料〉

題名	掲載誌・学会名等	発表年月
Emerging Applications using Metal-Oxide Semiconductor Thin-Film Devices, Mutsumi Kimura	[Invited Review] Jpn. J. Appl. Phys., Vol. 58, No. 9, 090503	Sep. 2019
Neuromorphic System with Crosspoint-type Amorphous Ga-Sn-O Thin-Film Devices as Self-Plastic Synapse Elements, Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Junpei Shimura, Atsushi Kondo, Takumi Tsuno, Sumio Sugisaki, Ayata Kurasaki, Kaito Hashimoto, Tokiyoshi Matsuda, Tokiyoshi Kameda, and Yasuhiko Nakashima	ECS Trans., Vol. 90, Issue 1, pp. 157-166	May 2019
Memristive Characteristic of an Amorphous Ga-Sn-O Thin-Film Device deposited using Mist Chemical-Vapor-Deposition Method, Yuta Takishita, Sumio Sugisaki, Masaki Kobayashi, Kazuki Hattori, Tokiyoshi Matsuda, Yasuhiko Nakashima, and Mutsumi Kimura,	-	submitted
Brain-like Integrated System using Thin-Film Devices, Mutsumi Kimura	[Keynote] IC-LYCS 2019	Mar. 2019
Research and Applications of Amorphous Metal-Oxide Semiconductor Devices - In-Ga-Zn-O and Ga-Sn-O Thin-Film Devices -, Mutsumi Kimura, Toshio Kamiya, Tokiyoshi Matsuda, Kenta Umeda, Asuka Fukawa, and Yasuhiko Nakashima	[Invited] ICDT 2018	Apr. 2018
Neuromorphic Hardware using Simplified Elements and Thin-Film Semiconductor Devices, Mutsumi Kimura,	[Invited] YUN-NAIST Summer Workshop	July 2018
アモルファス金属酸化物半導体の研究開発とエレクトロニクス・エナジーハーベスト・ニューロモーフィックデバイスへの新規応用, 木村 睦	[Invited] 平成 30 年度 半導体エレクトロニクス部門委員会 第 1 回研究会	2018 年 7 月
Amorphous Metal-Oxide Semiconductors and Novel Applications, Mutsumi Kimura	[Invited] SID Taipei Chapter, Student Branch	Aug. 2018
酸化物半導体デバイスのニューロモーフィック応用, 木村 睦	[Invited] 第 2 回酸化物半導体討論会	2018 年 10 月
アモルファス金属酸化物半導体を用いたニューロモーフィックシステム, 木村 睦	[Invited] 新世代コンピューティングシンポジウム/第 8 回電子光技術シンポジウム	2019 年 1 月
Brain-Type Integrated System using Thin-Film Devices, Mutsumi Kimura	[Invited] Compass for Next-Gen ICT, FY 2018 RIEC Annual Meeting on Cooperative Research Projects	Feb. 2019

Brain-like Integrated System using Thin-Film Devices, Mutsumi Kimura	[Invited] The 6th International Symposium on Brainware LSI, pp. 1	Mar. 2019
Neuromorphic System using Thin-Film Devices, Mutsumi Kimura	[Invited] 2019 ULSIC vs. TFT Conference	May 2019
Novel application using TFTs, Mutsumi Kimura	[Invited] IMID 2019	Aug. 2019, to be published
Development of Memristor Characteristic Device using In-Ga-Zn-O Thin Film, Ayata Kurasaki, Sumio Sugisaki, Ryo tanaka, Mutsumi Kimura, and Tokiyoshi Matsuda	IMFEDK 2018, pp. 50-51	June 2018
In-Ga-Zn-O Thin Film Synapse in Neural Network Using LSI, Yuki Shibayama, Daiki Yamakawa, Mutsumi Kimura, and Yasuhiko Nakashima	IMFEDK 2018, pp. 54-55	June 2018
Multilayer Cross-point Device using IGZO as Synapses in Artificial Neural Networks, Atsushi Kondo, Mutsumi Kimura, and Tokiyoshi Matsuda	IMFEDK 2018, pp. 58-59	June 2018
Multilayer Cross-point Synapse using Ga-Sn-O Thin Films in Neural Network, Jumpei Shimura, Keisuke Ikushima, Mutsumi Kimura, and Tokiyoshi Matsuda	IMFEDK 2018, pp. 62-63	June 2018
Evaluation of GTO Film deposited using MistCVD Method, Yuta Takishita, Ryugo Okamoto, Mutsumi Kimura, and Tokiyoshi Matsuda	IMFEDK 2018, pp. 68-69	June 2018
Cellular Neural Network using IGZO Thin Film as Synapses and LSI as Neurons, Daiki Yamakawa, Yuki Shibayama, Hiroki Yamane, Yasuhiko Nakashima, and Mutsumi Kimura	AM-FPD '18, P-34	July 2018
Room Temperature Fabrication of Resistive Random Access Memory, Sumio Sugisaki, Ayata Kurasaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura	AM-FPD '18, P-35	July 2018
Research and Development of Ga-Sn-O Thin Films for Application to Neural Networks, Keisuke Ikushima, Junpei Shimura, Tokiyoshi Matsuda, Mutsumi Kimura, Hiroki Yamane, and Yasuhiko Nakashima	AM-FPD '18, 4-3	July 2018
Hopfield Neural Network with Variable Resistance Synapses using Amorphous Metal-Oxide Semiconductor Thin-Film Devices, Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima	2018 International Symposium on Nonlinear Theory and its Applications, NOLTA 2018, pp. 106-109	Sep. 2018
Development and Evaluation of Letter Reproduction System using Cellular Neural Network and Oxide Semiconductor Synapses, Hiroki Yamane, Mutsumi Kimura, and Yasuhiko Nakashima	2018 International Symposium on Nonlinear Theory and its Applications, NOLTA 2018, pp. 114-117	Sep. 2018
Hopfield Neural Network with	The 25th International	Dec. 2018

Double-layer Amorphous Metal-Oxide Semiconductor Thin-Film Devices as Crosspoint-type Synapse Elements and Working Confirmation of Letter Recognition, Mutsumi Kimura, Kenta Umeda, Keisuke Ikushima, Toshimasa Hori, Ryo Tanaka, Tokiyoshi Matsuda, Tomoya Kameda, and Yasuhiko Nakashima	Conference on Neural Information Processing, ICONIP 2018, Pt. VII, LNCS 11307, pp. 637-646	
IGZO を用いたセルラニューラルネットワーク-酸化物半導体シナプス評価と文字学習実験-,山川 大樹, 柴山 友輝, 山根 弘樹, 中島 康彦, 木村 睦	薄膜材料デバイス研究会 第 15 回 研究集会, pp. 57-59	2018 年 11 月
レアメタルレス Al/Ga-Sn-O/Al セル構造抵抗変化型メモリの開発, 杉崎 澄生, 倉崎 彩太, 田中 遼, 松田 時宜, 木村 睦	薄膜材料デバイス研究会 第 15 回 研究集会, pp. 80-83	2018 年 11 月
ニューラルネットワークに応用するための Ga-Sn-O 薄膜の研究開発, 生島 恵典, 新村 純平, 松田 時宜, 山根 弘樹, 中島 康彦, 木村 睦	薄膜材料デバイス研究会 第 15 回 研究集会, pp. 179-181	2018 年 11 月
Evaluation of Letter Reproduction System using Cellular Neural Network and Oxide Semiconductor Synapses by Logic Simulation, Hiroya Ikeda, Hiroki Yamane, Yuki Shibayama, Mutsumi Kimura, and Yasuhiko Nakashima	CANDAR '18, pp. 145	Nov. 2018
Development of Rare Metal Free Al/Ga-Sn-O/Al Cell Structure Switching Resistance Memory, Sumio Sugisaki, Ayata Kurasaki, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura	IDW '18, pp. 361-363	Dec. 2018
Simultaneous Fabrication of Thin Film Transistor and Switching Resistance Memory using GTO Thin Film, Sumio Sugisaki, Ayata Kurasaki, Kenta Tanino, Ryo Tanaka, Tokiyoshi Matsuda, and Mutsumi Kimura	ITC 2019, pp. 78-79	Mar. 2019
Evaluation of Neuromorphic Hardware using Cellular Neural Networks and Oxide Semiconductors, Hiroya Ikeda, Hiroki Yamane, Yuki Shibayama, Mutsumi Kimura, and Yasuhiko Nakashima	APDCM 2019	May 2019
Real Neuromorphic System using LSI Chip and Thin-Film Devices, Mutsumi Kimura, Keisuke Ikushima, Daiki Yamakawa, Hiroki Yamane, and Yasuhiko Nakashima	ICONS 2019	Jul. 2019, to be presented
Ga-Sn-O 薄膜を用いた二層構造抵抗変化型メモリの開発, 倉崎 彩太, 杉崎 澄生, 田中 遼, 木村 睦	映像情報メディア学会, IDY2018-56, pp. 9-12	2018 年 12 月
ミスT CVD 法による GTO 薄膜を用いたデバイス, 滝下 雄太, 杉崎 澄夫, 是友 大地, 曲 勇作, 古田 守, 松田 時宜, 木村 睦	映像情報メディア学会, IDY2018-57, pp. 13-16	2018 年 12 月
酸化物半導体を用いた多重構造のクロスポイント型シナプス, 近藤 厚志, 田中 遼, 津野 拓海, 杉崎 澄生, 生島 恵典, 山川 大樹, 柴山 友輝, 新村 純平, 木村 睦	映像情報メディア学会, IDY2018-61, pp. 41-44	2018 年 12 月
Ga-Sn-O 薄膜を用いたニューラルネットワークの文字認識, 新村 純平, 生島 恵典, 田	映像情報メディア学会, IDY2018-62, pp. 45-48	2018 年 12 月

中 遼, 山川 大樹, 近藤 厚志, 柴山 友輝, 津野 拓海, 中島 康彦, 木村 睦		
脳型集積システムのための IGZO 薄膜シナ プス, 柴山 友輝, 山川 大樹, 生島 恵典, 杉崎 澄生, 木村 睦, 中島 康彦	映 像 情 報 メ デ ィ ア 学 会 , IDY2018-63, pp. 49-52	2018 年 12 月
局所学習則と薄膜デバイスを用いるリアル ニューロモーフィックシステム, 木村 睦, 生島 恵典, 杉崎 澄生, 田中 遼, 山川 大 樹, 山根 弘樹, 池田 裕哉, 中島 康彦	第 66 回応用物理学会春季学術講 演会, 11p-W810-13, pp. 18-024	2019 年 3 月
非結晶酸化物半導体を記憶素子として用い たニューロモーフィックデバイス, 杉崎 澄 生, 倉崎 彩太, 田中 遼, 滝下 雄太, 松田 時宜, 中島 康彦, 木村 睦	第 66 回応用物理学会春季学術講 演会, 12a-PA4-2, pp. 18-030	2019 年 3 月