光比較演算を用いた光パケット処理デバイス

研究代表者 相川 洋平 沖縄工業高等学校 情報通信システム工学科 助教

1 はじめに

過去20年間において、インターネットにおける IP トラフィックは劇的な増加傾向にある. すでに現在で も、全世界の IP トラフィックは年間 2.4 ZB を超えているが、2022 年にはこれが 4.8 ZB に達することが予 想されている. また、2017 年の時点では IP トラフィック全体の 18 %を占めるに過ぎなかったスマートフォ ンが、2022 年には 44 %に達するものと予想されている [1,2]. この傾向はスマートフォンユーザの嗜好性を 反映したものとなっており、その実態を踏まえると、ネットワークトラフィックは今後もますます増え続け ていくものと考えられる. こういったトラフィック増加を支える情報化社会のインフラのひとつが、光通信 ネットワークである. なかでも、光通信ネットワークは長距離・大容量伝送を可能とするため、情報インフ ラにおける基盤プラットフォームとして機能している.

通信ネットワークは, IP トラフィックの急増に対応するため,現在までにその形態を大きく変化させてきた.図1に,通信ネットワークの継時的な進化の様子を示す.はじめに,電気によるリング型ネットワークが光リング型ネットワークに進化した.つづいて,複数の光リング型ネットワークにおいて,その一部が経路選択可能な形で連結する形態(光クロスコネクト:0XC)に進化した.その後,現在では,光ネットワークの各ノードが 0XC で構成された,光メッシュ型ネットワークに進化している.図1から,形態の進化に伴い,ネットワークの構造が複雑化していく様子が確認できる.一般に,構造の複雑化には高い機能性が求められるが,通信ネットワークも同様だといえる.



図1 通信ネットワークの経時的な進化

その一方で,機能性の向上に反し,ネットワークにおいて消費される電力は一定であることが求められる. 光通信ネットワークにおける処理の大半はパケットデータの経路選択(パケット処理)であり,消費電力の 90%は当該処理において発生している.現在,パケット処理は電気駆動にて行われているが,大規模ネット ワークの基幹ノードではスーパーコンピュータに近い性能が必要だと言われている.このような,大容量デ ータを処理するためには大電力が必要であり,今後ますます増加するトラフィックはネットワーク電力のさ らなる増加をもたらすものと危惧されている.

このような状況を踏まえて、パケット処理における電気の機能を光に置き換える取り組みが、国内外の研 究機関において広く検討されている.とくに著名な例として、UC Davis 校の *Voo* らが古くから動作実現に取 り組んでいる[3].これは、パケットからデータを分離し光のままで経路選択を実現する手法であり、光パケ ット技術の原型とされるものである.しかしながら,パケットの識別処理が電気駆動であることから,動作 速度に課題が存在した.これに対して,近年では,NTT研究所の Segawa らが高速な電気メモリを開発するこ とで動作速度の向上に成功している[4].しかしながら,こちらの手法では,構造上光電変換が避けられない ために消費電力に課題が存在している.

これらの既存検討を踏まえて、我々は光信号処理を用いたパケット処理技術を提案する.これは、パケット処理における電気の技術を光信号処理にて代替するものである.電気処理を介在しないことから、超高速・低電力が両立できる点を特徴としている.とくに、メモリを代替するうえでの最重要技術として、光処理での比較演算に着目する.本研究では、光比較演算技術の具体像を提案するとともに、動作の実証に取り組んだ.

2 研究目的

2-1 光パケット処理における比較演算

本節では、光パケット処理における光比較演算の重要性を示すとともに、その機能的な位置づけを明らかにする.既存の光パケット処理に関して、図2(a)にその模式図を示す.ここではラベルとデータを同一に描いているため正確性に欠けるが、入力された光信号が経路を変える様子が確認できる.一般に、経路選択の前段においてラベルはデータから分離され、ラベル識別処理が行われる.識別において、光信号は電気信号に変換され、メモリ上のラベル候補と逐次的に比較演算が実行される.比較演算の結果、ラベルが判別され、さらにその結果に応じて後段のスイッチにて経路選択が行われる.以上の内容から、パケット処理において比較演算が重要な構成要素であるとわかる.

既存手法においては、パケットの識別に複数回の比較演算が必須となる.また、照合対象を記憶しておく ためのメモリが不可欠である.これに対して、光のままで比較演算が実現できたならば、対象の数だけ同一 構造を用意することで、メモリと同じ機能を実現できるものと考えた.図2(b)に、提案する光パケット処理 の模式図を示す.提案する比較演算は光の重ね合わせを利用するものである.素子を伝搬する過程で演算が 完了するため、複数の素子に同時に光を入力することで一括的に処理が行われる.これは、逐次的に比較処 理をくり返すメモリとは本質的に異なる.また、光電変換を伴わないため消費電力が必要とされない.すな わち、光の高速性・並列性を活かした抜本的に新しい技術である.なお、メモリにおける比較演算を光信号 処理にて代替する点を特徴とすることから、光比較演算が技術の核であると言える.



図2 光パケット処理: (a) 既存手法, (b) 提案手法

2-2 光比較演算の関連研究

光比較演算に関する研究は、類型のものでは 1990 年代から、比較演算と銘打たれたものでは 2000 年代か ら世界的に広く研究されている.研究は大きく2つに分かれ、用いられるデバイスの種類によって、非線形 光学デバイス型とレーザデバイス型が存在する.非線形光学デバイス型には、半導体光増幅器(SOA)[5,6]、 非線形光ファイバ共振器[7]、およびマイクロリング共振器[8]などが存在する.一方で、レーザデバイス型 にはファブリペロー半導体レーザ[9]および分布帰還型レーザ(DFB レーザ)[10]が存在する.どちらの種類 おいても、強度変調信号(on-off keying:00K)を対象としている点が共通している.光信号における強度 の有無を情報 bit に対応させ、光信号に対して行われる光学現象を論理比較として扱っている.具体的には、 非線形光学デバイス型では、複数の入力光間での非線形光学効果を論理比較として扱っており、レーザデバ イス型では入力光によるレーザ発振の制御を論理比較として扱っている.

一方で、位相変調信号(Phase-shift keying: PSK)を対象とした光比較演算技術は存在しない. PSK 信号は、1つのシンボルに複数のbitを重畳できる点、非線形歪みが少ない点を特徴としており、大容量・長距離伝送においては一般に用いられている.そのため、我々が対象とする光パケット処理では PSK 信号を扱うことが多い.したがって、提案する光パケット技術の実現には、PSK 信号に対応した比較演算技術が必須だと考えられる.

2-3 本研究の目的

上記を踏まえて,我々は PSK 信号に対応した光比較演算を新規に提案する.提案技術は,多値 PSK 信号に 対して有効であり,既存の手法と抜本的に異なるものである.なお,任意の長さの信号列に対して有効であ り,かつ PSK 変調であれば任意の方式に対して効果的であるという特徴をもつ.

本研究は、光比較演算の動作実証に取り組むものである.とくに、最もシンプルな条件である QPSK 信号2 シンボルを対象とし、4-bit の光比較演算を試みる.前年度は、光ファイバからなる測定系において当該動 作に取り組み、その動作実証に成功した.しかしながら、測定系が大規模化したために実用性に難点があっ た.そこで、今年度は当該機能を集積デバイス化するとともに、集積デバイスを用いて光比較演算動作の実 証に取り組むことを考えた.本報告では、まず光比較演算における動作原理を説明する.その上で、作製し た光集積デバイスの設計方法および基本性能について説明する.その後、当該デバイスを用いた光比較演算 の動作実験について取り組んだ内容および得られた結果について報告する.

3 動作原理

筆者が提案する光比較演算のイメージを図3に示す.提案手法は,複数の光信号を同一タイミングで合波 させ,その複素座標から元の符号系列を推定するものである.光比較演算は大きく分けて3つの処理からな り,それぞれは [A] シリアル・パラレル (Serial-to-Parallel:S/P) 変換,[B] 位相シフト,[C] 合波 で ある.上記の処理により,時系列な光信号から1つの複素光信号が生成される.なお,[B] 位相シフトにお いて,特定の符号系列が複素平面上の第一象限に写像するように固定の位相回転量を設定する.これにより, 対象符号と異なる信号が入力された際に,両者の Hamming 距離を複素平面上に再現することが可能となる.こ のように,合波信号の複素コンスタレーションから比較結果を特定する点が,提案手法の特徴である.位相 回転および合波からなるため,理想的には受光素子として作製でき電力消費が不要となる.また,任意の信 号長・任意の PSK 変調方式に有効であるという特徴をもつ.



図3 光比較演算の動作原理

図3に4-bitの符号系列"0110"を想定した場合の動作例を示す.ここで、QPSK 変調点には Gray 符号が 割り当てられているものとする.2シンボルの QPSK 信号において、各シンボルの変調点をすべて第一象限 ("00")に位相シフトさせることで、比較対象の符号系列を定義することができる.ここでは、第1シンボ ル"01"および第2シンボル"10"は、位相シフト- $\pi/2$ および $\pi/2$ によって"00"点に移動するので、こ の位相回転量を用いて"0110"符号に対する比較演算(以降、"0110"比較器と呼ぶ)を定義する."0110" 比較器に様々な信号系列を入力した結果を図3に併せて示す.信号"0110"を入力した場合には、定義から 2つの"00"シンボルを重ね合わせた座標(以降、unique point と呼ぶ)を有するコンスタレーションが生 成される.一方で、符号が異なる場合には unique point から遠ざかる向きに位相シフトが働くため、入力符 号と比較器符号とのbit 差分が複素平面上に反映される.このようにして、符号空間の距離構造を複素平面 上に再現することが可能となる.図3では、得られた複素平面において $\pi/4$ の位相軸で検波することを考え ると、合波信号は5つの干渉点をもつ.なお、それぞれの点が"01 10"から0~4-bit ずれたコンスタレー ションに対応しており、対象符号"01 10"からの Hamming 距離にそれぞれ対応していることがわかる.

図4に提案する光比較演算の回路図を示す.光比較演算は [a] 合分波カプラ, [b] 遅延線, [c] 位相シフ タ からそれぞれ構成される. 2つのシンボルからなる4 bit-QPSK 信号が回路に入力されるとき,まずは分 岐カプラにて光信号が2つに分かれる. その後,遅延線を通過する片方の信号には1シンボル分のタイミン グずれが発生する. これによって, 2つの時系列なシンボルが同じ時間タイミング上に並ぶため, S/P 変換 が行われる. その後, 2つのシンボルは合波カプラにて光学的に重ね合わされる. なお,位相シフタは合波 回路の前段に備わっており,各シンボルに対して独立な位相シフトを加えることができる. そのため,任意 の符号系列に対する光比較器を一意に設計することが可能となる. 最後に, "01 10" 比較器を対象とした動 作の具体例を示す. 位相回転量は, "01 10" 信号が入力された際に unique point への写像となるため,第1 および第2シンボルに対して- $\pi/2$ および $\pi/2$ の位相シフトを与える必要がある. すなわち,遅延線が挿入 されたポートに $\pi/2$,逆側ポートに $\pi/2$ の固定位相を印加することで実現される. 同様にして与える固定 位相を変化させることで,異なる符号系列に対する光比較器を設計することができる.



図4 光比較演算の動作回路

4 デバイス

4-1 デバイス設計

光比較演算機能の集積デバイス化に取り組んだ.当該機能は電気的な処理を必要としないため,主として光 導波路を用いて実現することができる.光導波路には様々な材料を用いて実現することができるが,今回は 高密度集積の観点から Si 材料を対象に選んだ.

動作原理から、対象の光デバイスは遅延干渉計と同一の構造にて実現できることが分かる.そこで、回路 製作にあたって、まずは遅延線の設計を行った.図 5(a)に、対象とする Si 導波路の構造図を示す.導波路 は埋め込み型であり、Si 導波路の周りを SiO₂が囲む構造となっている.また、導波路は Si 基板の 2 μ m 上 に位置し、Si 導波路の基板垂直方向の長さ(厚さ)は 0.21 μ m とした.この条件で、Si 導波路の基板水平 方向の長さ(幅) w を等価屈折率法により導出した.図 5(b)に x-y 平面から見た際の Si 導波路の断面図を示 す.今回対象とするモードは、図 5(a)において E_xを主成分とするモードとした.まず、図 5(b)の x 方向に 一様な屈折率分布をもつスラブ導波路(領域 1~3)を考え、モード $\phi_y(y)$ に対する等価屈折率 n_{eq-y}を求め た.この場合に、E_xを主成分とするモードはスラブ導波路に対して TE モードとして振舞うため、TE モード の記述式に従った. 続いて,求められた n_{eq-y} を基に,図 5(b)の y 方向に一様な屈折率分布をもつスラブ導波路(領域 I~III)を考え,モード $\phi_x(x)$ に対する等価屈折率 n_{eq} を求めた.この場合には, E_x を主成分とするモードはスラブ導波路に対して TM モードとして振舞うため,TM モードの記述式に従った.



図5 光デバイスの設計方針: (a) 導波路構造, (b) 透過屈折率法の方針

 $E_x を主成分とするモードに対して、導波路幅 w を変化させた際の等価屈折率を図 6(a)に示す. 図 6(a)には 0 次モードおよび 1 次モードのみを示す. 図 6(a)から、導波路幅 w=0.4 <math>\mu$ m 付近から 1 次モードが出現する ことが分かる. そこで、シングルモードの伝搬条件を満たすために、導波路幅を 0.4 μ m に設定した. なお、 その際に得られた等価屈折率は n_{eq} =2.29 であった.

つづいて, 群屈折率の導出を行った. 群屈折率は透過屈折率の波長依存性を調べることで解析的に導出で きることが知られている. 図 6(b)に透過屈折率から得られた群屈折率の光周波数依存性を示す. 一般に, 等 価屈折率 n_{eq}は光周波数に依存し, Si の屈折率から SiO₂の屈折率まで広く変化する. その結果, 群屈折率 n_g は Si の屈折率より大きくなることが知られている. なお, 対象とする波長 1550 nm(光周波数 194 THz)で の群屈折率は n_g=4.0 であるとわかった.



図 6 導波路における屈折率: (a) 透過屈折率のw依存性, (b) 群屈折率の波長依存性

4-2 集積デバイス

群屈折率 ngを基にデバイスの設計を行った. 図7にデバイスの模式図を示す. 当該デバイスは,0.1 mm× 2.0 mmの矩形型であり、1入力×2出力の遅延干渉計と同一構造をしている.入力ポートの直後に1×2分 岐の光学カプラが配置され、入力してきた光信号を2つに分岐する.分岐カプラにつづく上部ポートは遅延 線からなる.これは群屈折率 ngに基づいて、通過した光信号が10 Gbaudにおいて1シンボルだけ遅れる長 さに設計されている.その後、分岐した2つのポートは1つに合流するが、その際に入力された4-bit QPSK はそれぞれのシンボルが S/P 変換された状態にて合波する.合波カプラは2×2のマッハツェンダー干渉計 からなる.干渉計には TiN からなるヒータが取り付けられており、電圧印加によって位相シフタとして機能 する. すなわち,出力の光強度分岐比を位相シフタへの印加電圧によって制御できる構成となっている. なお,遅延線上にも位相シフタが配置されており,こちらを通過する光信号の位相を自由に変更できる構成となっている. このようにして,当該デバイスは 4-bitの QPSK 信号入力に対して 1 つの合波信号を生成する. なお,4-bitにおける前半 2-bit は遅延線上の位相シフタにより任意の位相回転を与えることができるため, 4-bit の比較演算デバイスとして動作することが分かる



図7 Si 細線導波路を用いた光比較演算デバイス

4-3 基本性能の評価

作製した光比較演算デバイスに対して基本性能の評価を行った. 図8(a)に遅延干渉計の透過スペクトルを 示す. これは、ASE 光を入力した際の干渉計 Bar ポートおよび Cross ポートにおける光スペクトルを示した ものである. どちらのポートも一定の周期で透過特性が変化することから、遅延干渉計が正常に動作してい るとわかる. さらに片側の透過特性が最大の時に逆側が最小となる傾向が確認された. これは遅延干渉計の 一般的な性質であり、設計が正しく行われていることが分かる. 図8(b)に、透過スペクトルの印加バイアス 特性を示す. 印加電圧を 2.9、3.2、3.5、および 3.8 V に変化させた際に、バイアスの増加によって透過ス ペクトルが長波長側にシフトした. スペクトルのシフト間隔が等しいことから、それぞれにおける位相シフ ト量が 0、3π/2、π、およびπ/2 に対応することがわかる.

図 8(c)-(d)に遅延干渉計におけるインパルス応答を示す. このとき,時間幅 9 ps 程度の狭線幅パルスを デバイスへ入力した.入力したパルス波形を図 8(c)に,その際の出力波形を図 8(d)にそれぞれ示す.図 8(d) から,入射パルスが一度分岐し遅延が加えられた後で合波した様子がうかがえる. 出力波形のパルス間隔は 101 ps であり,これは干渉計 FSR に換算すると 9.9 GHz であった. 設計目標は 10.0 GHz であったため,誤 差 1 %程度と動作に問題がないレベルで設計できていることが分かった. これらの検討から,デバイス設計 のために導出した群屈折率 ng は非常に正確な値であったと分かった.



図8 基本性能の評価: (a)-(b) インパルス応答, (c)-(d) 透過スペクトル

5 測定結果

5-1 測定系

4-bitのQPSK 信号に対して提案する光比較演算動作の実証を試みた.用いた測定系を図9に示す.測定系 は主として,QPSK 信号生成部および光比較器から構成される.まず,QPSK 信号の生成を行った.2つの光変 調器(Lithium-Niobate 変調器:LN 変調器)を用いて,光源(Tunable Laser Diode: TLD)からの出射光に QPSK 変調を施し RZ-QPSK 信号を生成した.このとき,信号波長を 1550 nm,変調帯域を 9.9 GHz,信号系列 を 2⁹-1 PRBS(Pseudo Random Binary Sequence)に設定した.

はじめに、合波信号の複素座標を推定するための測定を行った.生成した RZ-QPSK 信号を集積デバイスに 入力した.デバイス内では、遅延干渉計により1シンボル遅れた光信号が重ね合わさり、合波信号が出力さ れる.ここで、上部出力ポートからの信号と下部出力ポートからの信号をそれぞれフォトディレクタで受信 し、オシロスコープで観察した.この時の測定系を図9(a)に示す.

つづいて,合波信号の複素座標を光強度に変換するための測定を行った.生成した RZ-QPSK 信号に対して, LN 変調器をゲート素子として用いることで,2⁹-1 PRBS の信号系列から特定の信号系列を切り出す構成とし た.なお,ゲートパルスは 400 ps 幅とし,任意の 4 bit 符号に加えて 2 シンボル分のゲートパルスを透過さ せる構成とした.生成した 4-bit QPSK 信号およびゲートパルスを集積デバイスに入力した.デバイス内では, 遅延干渉計により 1 シンボル遅れた光信号が重ね合わさり,合波信号が出力される.ここで,合波信号をゲ ートパルスと干渉させるため,2-bit 遅延干渉計を用いた.上部出力ポートからの信号を 2-bit 遅延干渉計 に入力することで,合波信号は 2 シンボル分遅れた位置にあるゲートパルスと干渉する.干渉計出力はバラ ンスド型フォトディレクタで受信し,オシロスコープで観察した.この時の測定系を図 9(b)に示す.



図9 測定系: (a) 複素コンスタレーションの評価系, (b) 比較演算の評価系

5-2 複素座標の評価

集積デバイスにおける位相シフタを 2.9 V および 3.5 V に設定することで,00 00 比較器および 11 00 比較器の条件を定めた.それぞれの条件において,上部出力ポートは同相信号を出力し,下部出力ポートは逆相信号を出力する.また,各比較器において位相シフタの印加電圧を 0.3 V さらに加えると,干渉信号の 位相が π/2 シフトするするために,直交した複素座標軸における同相・逆相の信号を獲得することができる. そのため,これら4つの光強度を用いることで複素平面上での座標を推定することが可能となる.

図 10 に 00 00 比較器および 11 00 比較器における,4つの動作波形をそれぞれ示す.各比較器において,4つの動作波形は,複素平面上 I 軸および Q 軸における同相および逆相信号にそれぞれ対応している.各タ

イミングにおいて合波信号を成す 4-bit パターンが明らかになっていることから,各符号における複素座標 を推定することが可能となる.より詳しく述べると,あくまでここで得られる光強度は相対的な複素座標で あるが,今回の場合には入力信号のパターンが予め分かっているために,基準となる座標を決めることで複 素座標が一意に決定される.このとき,動作対象とする 4-bit QPSK 信号には,00 00,00 01,00 10,00 11, 01 01,10 10,11 00,11 01,11 10,11 11 の10 個のパターンを選択した.



図 10 複素座標推定のための動作波形: (a) 00 00 比較器, (b) 11 00 比較器

図11に、各比較器における合波信号の複素座標をそれぞれ示す.0000比較器に着目すると、10個の入 カパターンがそれぞれ複素平面上にて9点の座標に配置されていることが分かる.また、それぞれの座標位 置と符号系列には規則性が存在することが確認できる.例えば、0000というパターンに似ている信号ほど 複素平面上の右上に位置しており、0000に似ていない信号ほど左下に位置している.より正確に言うと、 複素平面上I軸からπ/4傾いた軸を考え、各複素座標群をその軸に対して射影させることを想像する.する と、軸の右上から左下に見た際の射影点のユークリッド距離と、符号系列と0000とのハミング距離が一致 していることが分かる.具体的には、0000信号の場合には0000とのハミング距離は0であり、複素平面 上にて右上に位置していることから、この場合にユークリッド距離とハミング距離が1であり、複素平面 上にて右上に位置していることから、この場合にユークリッド距離とハミング距離が10000 右上から1つ遠ざかった座標に位置していることから、この場合にもユークリッド距離とハミング距離が 致しているといえる.さらに、1111信号においては0000と全く異なるパターンであり、マグ距離が4 である.このとき、複素平面上にて左下の座標に位置していることから、ここでも、ユークリッド距離とハ ミング距離が一致していると分かる.このような現象は、1100比較器においても確認できる.すなわち、 提案する比較器において、対象符号を定めその位相条件を設定することで、その符号と類似度を複素平面上



図 11 復元した複素座標: (a) 00 00 比較器, (b) 11 00 比較器

5-2 比較演算動作の評価

前節では、提案する比較器は対象符号との類似度を複素平面上の座標位置に反映させることができることを実証した.つづいて、この座標位置を光強度へ変換することを試みた.図12に各比較器における合波信号とゲートパルスとの干渉結果を示す.図12において、上半分は0000比較器に下半分は1100比較器における動作波形に対応している.各波形において中央に位置する時間タイミングが合波信号に相当している.

まず,00 00 比較器に着目すると、動作波形の光強度と対象符号とのハミング距離が一致していること が分かる.例えば、00 00 信号が入力された場合には光強度は最大値を示している.また、00 01 および 00 10 信号が入力された場合には、光強度が最大値よりも1 つ分小さい値を示している.さらに、11 11 信号が入 力された場合には、光強度が最も小さくなっていることが確認できる.同様の傾向は、11 00 比較器におい ても確認できる.例えば、11 00 信号が入力された場合には光強度は最大値を示している.また、11 01 およ び 11 10 信号が入力された場合には、光強度が最大値よりも1 つ分小さい値を示している.さらに、00 11 信号が入力された場合には、光強度が最も小さくなっていることが確認できる.このように、対象符号との 類似度を光強度として獲得できることから、4-bit QPSK 信号に対して光処理による比較演算を実証すること ができた.



図 12 比較演算の動作波形: 00 00 比較器(上側), 11 00 比較器(下側)

6 まとめ

本研究は、メモリを必要としない光パケット処理の実現を目指し、光比較演算の実用可能性を明らかに するものである.本研究では、はじめに、メモリを不要とするパケット処理の実現において光処理での比較 演算が必須であることを明らかにした.それを踏まえて、位相変調 (PSK) 信号に有効な光比較演算手法を新 たに提案すると共に、当該技術の実現可能性について検討を行った.最もシンプルな条件として、QPSK 信号 2 シンボルを対象とした 4-bit の光比較演算に着目し、当該技術を実現するための集積デバイスの設計に 取り組んだ.当該デバイスは遅延干渉計と同等の構造によって実現されるため、遅延線の設計が主となる. そこで、等価屈折率を用いて導波路における遅延量を見積もるとともに、集積デバイスを作製した.なお、 作製した光比較演算デバイスにおいてその基本性能を評価し、設計誤差が 1 %程度であることを確認した. その後、作製したデバイスを用いて比較演算動作の実現に取り組んだ.その結果、比較対象の符号と入力信 号間の類似度を複素平面上の座標位置に反映できることを明らかにした.さらに、複素座標を光強度に変換 することで、類似度を光強度として獲得できることを示した.このような取り組みから、4-bit QPSK 信号に 対する比較演算を光処理により実現できることを実証できたといえる.この成果は、高機能な光信号処理技 術の確立に寄与するものだと考えられる.

【参考文献】

- [1] "Cisco Visual Networking Index: Complete forecast Update, 2017–2022," Dec. 2018.
- [2] "Cisco Annual Internet Report, 2018–2023," Mar. 2020.
- [3] S. J. B. Yoo et al., 米国特許, 6, 111, 673, August 29 1997.
- [4] T. Segawa, S. Ibrahim, T. Nakahara, Y. Muranaka, and R. Takahashi, "Low-Power Optical Packet Switching for 100-Gb/s Burst Optical Packets With a Label Processor and 8 × 8 Optical Switch," J. Lightw. Technol., vol. 34, no. 8, pp.1844-1850, 2016.
- [5] Y. Wang, X. Zhang, J. Dong, D. Huang, "Simultaneous demonstration on all-optical digital encoder and comparator at 40 Gb/s with semiconductor optical amplifiers." Opt. Lett., vol. 15, no. 23, pp. 15080-15085, 2007.
- [6] M. Scaffardi, E. Lazzeri, L. Poti, A. Bogoni, "All-Optical Comparator Based on Cross Gain Modulation in Semiconductor Optical Amplifiers." OFC/NFOEC 2008, JWA79, 2008.
- [7] P. Li, L. Sang, D. Zhao, Y. Fan, K. A. Shore, Y. Wang, A. Wang, "All-Optical Comparator With a Step-Like Transfer Function." Lightw. Technol., vol. 35, no. 23, pp. 5034-5040, 2017.
- [8] L. Yang, C. Guo, W. Zhu, L. Zhang, C. Sun, "Demonstration of a Directed Optical Comparator Based on Two Cascaded Microring Resonators." IEEE Photon. Technol. Lett., vol. 27, no. 8, pp. 809-812, 2015.
- [9] B. Nakarmi, M. R. Uddin, Y. H. Won, "Realization of All-Optical Digital Comparator Using Single Mode Fabry-Perot Laser Diodes." J. Lightw. Technol., vol. 29, no. 19, pp. 3015-3021, 2011.
- [10] P. Li, X. Yi, X. Liu, D. Zhao, Y. Zhao, and Y. Wang, "All-optical analog comparator," Sci. Rep., 6:31903, 2016.

〈発	表	資	料〉

題名	掲載誌・学会名等	発表年月
Ultracompact Optical Comparator for 4-bit QPSK-modulated Signal Based on Silicon Photonic Waveguide	IEEE PHOTONICS JOURNAL	2019年6月
多値変調信号を対象とした光信号処理技術 に関する取り組み	第 42 回光通信研究会	2019年8月
シリコン細線導波路を用いた光比較演算処 理デバイス	電子情報通信学会大会講演論文集	2019 年 10 月
Optical digital-to-analog conversion for 2-bit BPSK-modulated signal based on delay line interferometer with balanced photodetector	Electronics Letters	2019 年 10 月
Integrated Optical Comparator for 2 successive QPSK-modulated Symbols Based on Silicon Photonic Waveguide	International Conference on Photonics Research 2019	2019 年 12 月
Integrated optical digital-to-analogue converter for a 2-bit BPSK-modulated signal based on a silicon photonics waveguide	Electronics Letters	2020年6月