

40Gbps 超の信号伝送を支えるコネクタの接触性能要件の解明のための コネクタモデル解析

代表研究者	春日 貴志	長野工業高等専門学校 工学科 教授
共同研究者	林 優一	奈良先端科学技術大学院大学 先端科学技術研究科 教授
共同研究者	藤本 大介	奈良先端科学技術大学院大学 先端科学技術研究科 助教
共同研究者	キム ヨンウ	奈良先端科学技術大学院大学 先端科学技術研究科 助教

1 研究背景と目的

近年飛躍的に増加する大容量データを高速に処理するため、信号伝送のデータ通信の周波数は GHz 帯が用いられている。情報機器は外部の通信や充電のためにコネクタとケーブルが用いられている。現在は USB Type-C コネクタが主流となっており、ノート PC では USB3.1 規格のコネクタが標準に搭載され、40Gbps の USB4 規格や HDMI2.1 規格も発表されている [1][2]。情報機器間のデータ通信には、高速シリアル伝送インターフェースの技術が必要不可欠となっている。USB4 の通信速度である 40Gbps を実現するため、1 レーンの信号伝送速度を 20Gbps とし、それを 2 レーンの伝送路に分ける。また、送受信を専用レーンに分けて伝送する。

USB や HDMI コネクタはプリント基板上に実装される。プリント基板パターンは差動線路が用いられ、基板内では準 TEM モードで伝搬する。一方、コネクタでは、立体的な屈曲部を有する線路構造となっている。プリント線路とコネクタ部の特性インピーダンスを一致させていたとしても、準 TEM モードで伝搬した差動線路構造とは、電磁界的に線路構造の不連続性が発生していると考えられるが、SI や EMI の劣化との関係性について明らかになっていない。特に、嵌合状態の USB Type-C 形状は、他の電子部品より形状が複雑で構成要素も多い分、高周波対応設計が難しいことや [3]-[6]、コネクタやケーブルの非意図的な電磁波ノイズなどを起因として情報漏洩の危険性も挙げられている [7]。

これまで、USB コネクタが嵌合された状態で、電磁界的な観点による線路構造の不連続性や、接触表面の劣化による SI や EMI への影響を明らかにするために、FDTD 解析に組み込む正確な 3D モデルを構築し、プリント基板に実装された USB Type-A における電磁界伝搬ならびに TDR を FDTD 解析により実行した。その結果、信号の立ち上がり速度が早くなるほど、USB コネクタ部でインピーダンス変化が大きくなり、EMI が増加していることが明らかとなった [8]。しかしながら、USB 規格も USB Type-A から Type-C コネクタが主流となっており、次世代の USB 4 コネクタにおける検討が急務となっている。

本研究では、(1)USB Type-C コネクタ構造における信号伝送の劣化や、インピーダンス変化への影響、(2)コネクタ接触境界面の影響を検討することを目的としている。本報告では、前記(1)に関して、汎用的な不整合を有するコネクタモデルの構築及び電磁環境劣化予測手法の開発を実施した。前記(2)について、不整合が生じたコネクタ接触境界面の等価回路網の推定を実施した。

2 実施内容の報告

2-1 汎用的な不整合を有するコネクタモデルの構築及び電磁環境劣化予測手法の開発

(1) USB 規格

図 1 に USB 規格のそれぞれの転送速度の比較表を示す。USB には、USB1.1 から USB4 までの規格があり、数字が大きくなるほど転送速度やコネクタ形状の種類などが変わる。下記にそれぞれの規格の特徴およびコネクタ形状を説明する。

USB1.1 では、USB1.0 の規格仕様が電源管理等の面で改善され、転送速度は最大 12Mbps となった。コネクタ形状は Type-A で使用されている。

USB2.0 では、USB1.1 の規格仕様に Hi-SPEED モードを追加したことで、USB1.1 と同じコネクタを使いながらも約 40 倍のデータ転送速度 480Mbps を実現している。コネクタ形状は Type-A ならびに Type-C が混在して使用されている。

USB規格と転送速度の推移

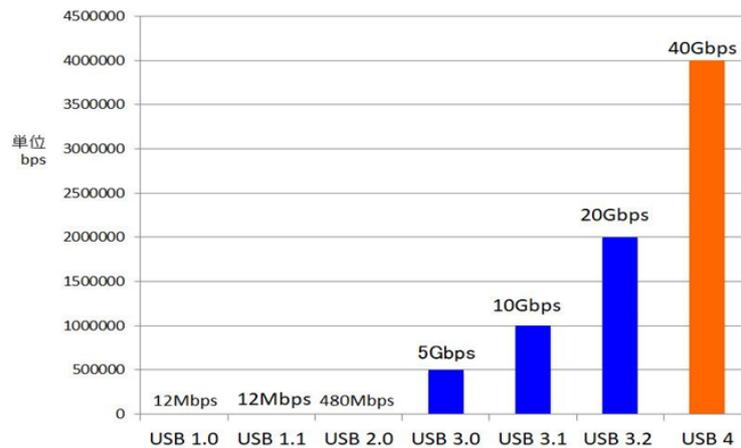


図1 各USB規格の通信速度

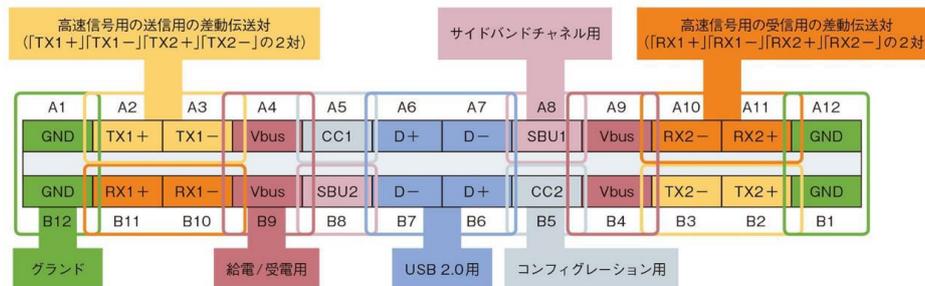


図2 USB4 (USB Type-C) のピンアサイン

USB3.0では、転送速度が5GbpsとUSB2.0と比べて約10倍に向上し、超高速データ転送ができるインターフェースとして普及が進んでいる。Type-Aの1.1/2.0とType-Aの3.0を区別するため、コネクタのソケット部分には青色が使用されている。コネクタ形状はUSB2.0と同様にType-AならびにType-Cが混在して使用されている。

USB3.1では、USB3.1Gen1とUSB3.1Gen2が策定されており、USB3.1Gen1は以前のUSB3.0と同等の転送速度5Gbpsであるのに対して、USB3.1Gen2はその2倍の10Gbpsまで転送速度が向上している。また、コネクタ形状はUSB3.0と同様である。

USB3.2では、USB3.2 Gen1×1、USB3.2 Gen1×2と、USB3.2 Gen2×1、USB3.2 Gen2×2が策定されており、USB3.2 Gen1×1とUSB3.2 Gen2×1はそれぞれUSB3.1 Gen1と、USB3.1 Gen2を表している。転送速度の最大は、USB3.2 Gen2×2の20Gbpsである。コネクタ形状はType-Cで使用されている。

USB4では、USB3.2やUSB2.0、Thunderbolt3を1つにまとめた通信プロトコルを指し、転送速度の最大は、40Gbpsである。また、データ転送のみならず電源供給、映像出力が可能である。コネクタ形状はType-Cで使用されている。図2にUSB4 (USB Type-C) のピンアサインを示す。USB4では、「Type-C」コネクタにある4対の高速差動信号の伝送路のうち、2対を用いて上り40Gbps、残り2対で下り40Gbpsの双方向通信を実施する。通信速度をGbpsで示しているが、実際に解析ならびに実測する際の信号周波数は5GHzである。Gbpsと周波数との関係は、周波数1周期でON/OFFをカウントするため2bigとなる。このため、5GHzは10Gbpsとなる。TXならびにRXの計4本の線を伝送することで40Gbpsを実現している。また、USB4のアナログ周波数帯域は24GHzまで必要とされている。基本周波数の高次高調波までに対応させるためである。そこで、本研究で検討する信号の基本周波数は5GHz、解析における周波数帯域は40GHzまで確保することにした。

USB3.2やUSB4では1対あたり最大データ伝送速度がいくつもあり、それぞれが「世代 Gen」と呼ばれる。

1対で5Gbpsを「Gen1」、10Gbpsを「Gen2」、20Gbpsを「Gen3」と呼び、USB4の40GbpsはGen3を2対2レーン使用して実現している。また、USBの最新仕様として、これまで通り後方互換性を備える。例えば、USB3.2対応機器を接続すれば、USB4ではなく、USB3.2としてデータをやり取りする。なお、USB2.0の信号は、USB4やUSB3.2の伝送路とは別の伝送路を使う。これは、USB3.0やUSB3.1と同様である。

(2) USB コネクタのモデル化手法

本研究で用いたシステムの概要図を図3に示す。基板ならびにUSBコネクタのモデルは3DCAD (Fusion 360) により作成する。作成した解析モデルを3次元形状に保存するための形式で用いられるstlファイルとして出力する。3DCADから、出力したstlファイルを高さ方向にスライスするため、積層型3Dプリンタで用いられるスライサソフト(Ultimaker社Cura)を使用する。スライサソフトでstlファイルを読み込み、解析モデルを高さ方向にスライスすることで、多層に区切られたデータをgcodeファイルとして出力する。gcodeファイルをMicrosoft Visual C#で作成したプログラムによりバイナリ形式のFDTD解析モデルに変換する、変換したファイルをFDTD解析する際に読み込むことで、3DCADで作成した解析モデルの解析を可能にする[5]。

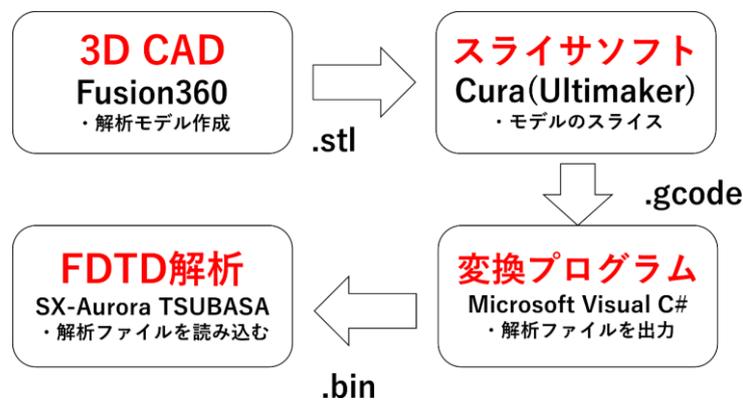


図3 システム概要図

3DCADによるモデルの作成

本研究では、USB Type-Cコネクタを3DCAD (AutoDesk社Fusion360)によりモデル化するため、公開されているUSBコネクタの図面から手作業にてモデル化した。図4に作成概要図を示す。

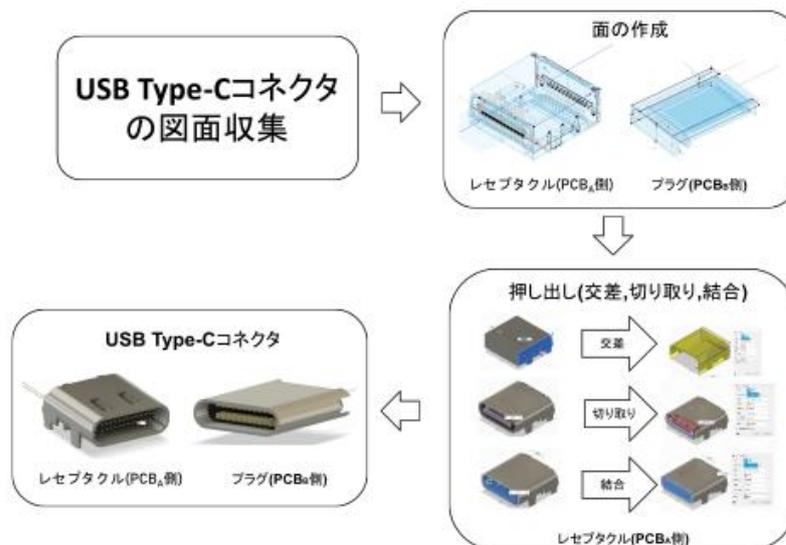


図4 Fusion360によるUSB Type-Cコネクタの作成概要図

作業手順は以下の通りである。

- 1) コネクタの外観を作成する。これを面の作成という。
- 2) 交差，切り取り，結合ができる押し出し機能を用いる。
- 3) 切り取りにより，コネクタ内部の空間を作成する。
- 4) 交差により，USB コネクタ内部の誘電体基板を作成する。
- 5) 結合により，コネクタ内部の金属電極を作成する。

スライサソフトによるgcodeファイルの出力

3DCAD で作成した USB コネクタを FDTD 解析に組み込むため，3D プリンタで利用されているスライサソフトを用いて断層画像化する。図 5 にスライサソフトのイメージ図を示す。通常，スライサソフトはモデルをスライスした後，各層における印刷経路が記述された gcode ファイルを出力する。gcode ファイルは積層型 3D プリンタを制御するためのコードだが，本システムでは FDTD 法の解析モデルの作成過程で用いる。図 5 に示したような各層ごとに印刷経路をさらに格子状に区切ることができれば，FDTD 法の解析法と同様の格子状のモデルを作成することが可能となる。

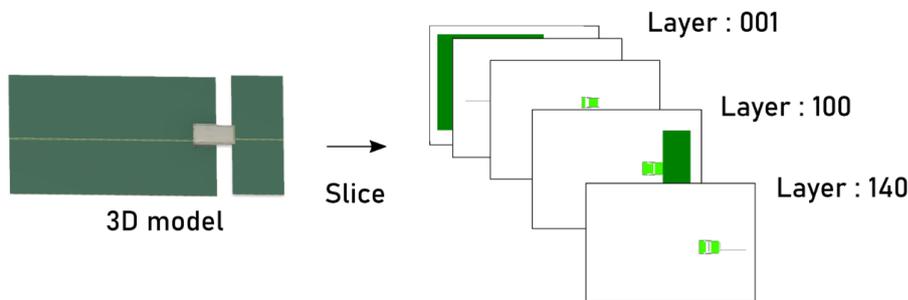


図 5 スライサソフトのイメージ図

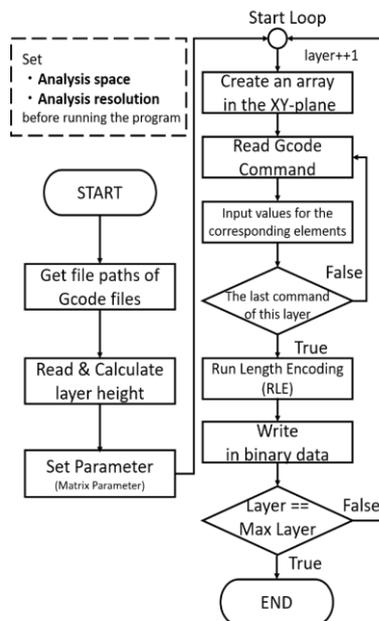


図 6 gcode ファイルから FDTD 解析用のファイルへ変換するアルゴリズム

gcodeファイルからラスタデータへの変換

スライサソフトによって出力された gcode ファイルは、座標データと移動方向コードなどが記述された G コードデータである。一方で、FDTD 法へ組み込むためには、微小セルの材料定数を与えるラスタデータに変換する必要がある。本システムで使用する gcode ファイルをバイナリ形式の FDTD 解析モデルに変換するプログラムの説明をする。図 6 に gcode ファイルをバイナリ形式に変換するためのプログラムのアルゴリズムを示す。層の高さや分解能などを計算した後、水平面(xy平面)における2次元配列を作成する。この配列は FDTD 解析の分解能と解析空間によってセル数が決定し、FDTD 解析の水平面における格子状のモデルに対応している。その後 gcode からコマンドやパラメータを読み込み、配列に値を代入する。各層ごとに印刷経路を画像に変換すると図 5 に示すようなモデルの断面画像となる。

連長圧縮法によるデータ圧縮

配列の作成、gcode ファイルの読み込みなどを各層ごとに行い層を重ねていくことで、格子状の3次元 FDTD 解析モデルが完成する。しかし、1cell を 1byte のデータとして出力を行っても、モデルのファイルの容量は数 100MB を超える容量になる。FDTD 解析を行う際、大容量のファイルを読み込み、メモリに展開する処理は、膨大な計算時間を要することになる。ファイル容量を減らすために、FDTD 解析の解析分解能を大きくすることや解析モデル自体を小さくすることで、総セル数を小さくすることは解析の汎用性を狭めるため好ましくない。そのため本システムではデータの圧縮技術を自作したプログラムが組み込まれている。データの圧縮技術として画像処理の分野で多く用いられている連長圧縮(Run Length Encoding, RLE)法を用いている。連長圧縮法は「AAAAAACCCCCBBBBBBBBBBBA・・・」のようなデータがある場合に「A6C7B11A・・・」のように、同じデータは一括にして、「データ」+「データの個数」のようにデータの形式を変換させ圧縮する手法である。連長圧縮法は、データが連続していない場合の時、データがより膨らんでしまうという特徴があるが、逆に多数のデータが連続してある場合は効果を大きく発揮する。図 5 のように、モデルをスライス画像は自由空間や基板など、同じ媒質が連続して配置しているため、連長圧縮法によるデータの圧縮効果は大きい。

(3) FDTD 解析手法

有限差分時間領域法(FDTD法)とは、マクスウェルの電磁界解析を差分化し、電界と磁界の時間変換を解析する手法である。アンテナやプリント基板、ワイヤハーネスにおける電磁放射やノイズ解析に用いられている。申込者は、これまで自作の FDTD 解析ツールを用いてプリント基板からの電磁放射に関する研究に取り組んでおり、インバータスイッチングした際の EMI 放射に関する研究[6]、基板から広範囲に放射する電磁ノイズ推定に関する研究[7]、基板上に配置されたシールド板によるノイズ抑制と侵襲性に関する研究[8]、FR-4 基板の周波数分散性を考慮した、差動線路における信号伝搬解析法の開発[9]などで実績を残してきた。本申請では、USB コネクタを基板上に実装したモデルにおける、信号品質(Signal Integrity: SI)の劣化や、ノイズ放射(Electromagnetic Interference: EMI)について検討する。

図 7 に USB Type-A コネクタを実装したプリント基板モデル図を、図 8 に基板同士をコネクタで相互接続したモデルの詳細図をそれぞれ示す。本研究で使用する USB Type-A は、USB2.0 を仮定として作成したものである。USB Type-A プラグ(オス)は PCBA 上に実装され、PCBB に実装されたレセプタクル(メス)と嵌合している。

本研究で使用する USB Type-A は、USB2.0 を仮定として作成したものである。図 8(a)は USB Type-A の嵌合状態の詳細図である。PCBA がプラグ(オス)側、PCBB がレセプタクル(メス)側となっている。基板は FR-4 基板の 1.6mm 厚を用いた。図 8(a)に示すように基板は 4 層の多層基板であり、2 層目はリターン(GND)層である。表層から 2 層目の距離は 0.2mm である。

図 8(b)は PCBA の詳細図である。USB2.0 の差動インピーダンスの規定値は $90\Omega \pm 20\Omega$ (70~110 Ω) である[10]。ここで、MSL(Micro Strip Line)の特性インピーダンス Z_0 および差動インピーダンス Z_{diff} は以下の式で求めることができる[11]。

$$Z_0 = \frac{87}{\sqrt{\epsilon_r + 1.414}} \ln \frac{5.98h}{0.8w + t} \quad (1)$$

$$Z_{diff} = 2Z_0 \left(1 - 0.48e^{-0.96\frac{d}{h}} \right) \quad (2)$$

ここで、 ϵ_r 、 h は基板の比誘電率と GND 層と信号層の距離であり、 w 、 d 、 t はそれぞれ線路幅、線路間の距離、電極の厚みである。ここで、MSL の差動線路が $90\ \Omega$ になるように線路幅と線路間の距離を決定した。電極の厚さ $t = 0.035\text{mm}$ 、 $h = 0.2\text{mm}$ なので、MSL は $w_{\text{PCB}} = 0.22\text{mm}$ 、 $d_{\text{PCB}} = 0.13\text{mm}$ となる。USB Type-A モデルは FR-4 比誘電率 $\epsilon_r(\text{PCB}) = 4.3$ とすると、 Z_0 は $63.1\ \Omega$ となり、 Z_{diff} は $91.9\ \Omega$ となった。

図 8(c)は USB 嵌合部分の内部の詳細図である。USB 内部の信号線は線路幅や線路間の距離、USB の誘電体の厚みなどは文献[9]をもとに設計した。それぞれ $w_{\text{USB}} = 1.0\text{mm}$ 、 $d_{\text{USB}} = 1.0\text{mm}$ である。また、USB の誘電体の比誘電率 $\epsilon_r(\text{USB}) = 3.2$ とした。

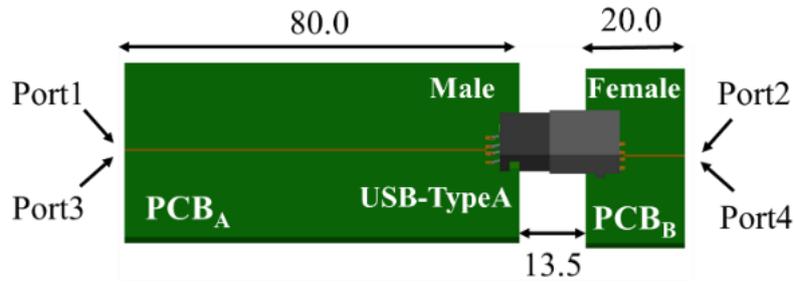


図 7 USB Type-A (USB2.0) の 3次元解析モデル

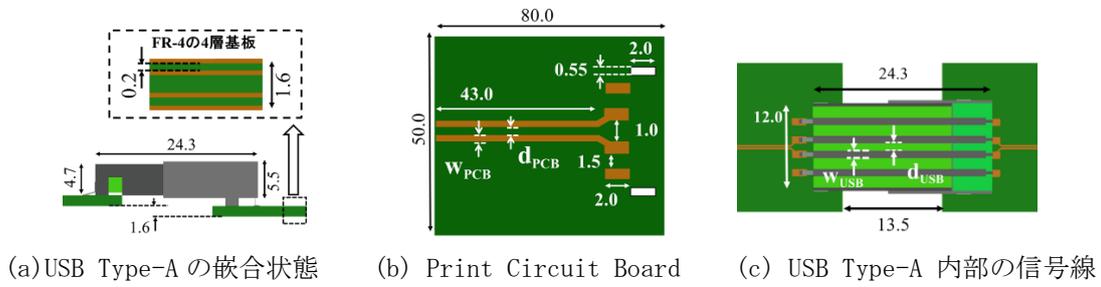


図 8 USB Type-A の 3次元解析モデルの詳細図

本研究で作成した USB Type-C の 3次元解析モデルについて説明する。今回、USB4 Gen3×1 レーン (20Gbps×1) を用いた[1]。図 9 に USB Type-C レセプタクルの CT 画像を示す。これより、USB Type-C の内部の信号線は複雑な構造で構成されている。このような構造を作成するため、文献[12]-[14]をもとに設計した。図 10 は作成した USB Type-C レセプタクルおよびプラグを示している。線路幅や線路間の距離は $w_{\text{USB}} = 0.2\text{mm}$ 、 $d_{\text{USB}} = 0.3\text{mm}$ である。USB Type-C の比誘電率は USB Type-A と同様に $\epsilon_r(\text{USB}) = 3.2$ とした。

図 11 にコネクタの嵌合状態における基板の実装を示す。PCB_A がレセプタクル(メス)側、PCB_B がプラグ(オス)側となっている。図 11 より、実装した際、PCB_A と PCB_B の高さが異なる。

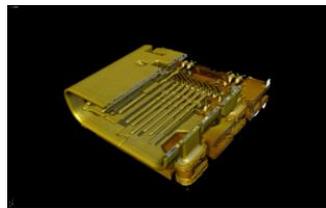


図 9 USB Type-C コネクタの CT 画像



図 10 USB Type-C の 3次元モデル

図 12 に PCB_A の詳細図を示す．基板は 0.8mm 厚の FR-4 基板の 4 層基板であり，2 層目はリターン層 (GND) となっている．GND 層と信号層の距離 $h = 0.06\text{mm}$ である．USB4 のシングルエンドインピーダンスの規定値は 42.5Ω であり，また，差動インピーダンスの規定値は 85Ω である [1], [14]．そのため，USB Type-A モデルで使用する基板モデルと異なる．式 (1) および式 (2) より規定値になるように線路幅と線路間の距離を決定した．電極の厚さ $t = 0.035\text{mm}$ ， $h = 0.06\text{mm}$ なので，MSL は $w_{\text{PCB}} = 0.1\text{mm}$ ， $d_{\text{PCB}} = 0.31\text{mm}$ となる．USB Type-C モデルは FR-4 比誘電率 $\epsilon_r(\text{PCB}) = 3.976$ とすると， Z_0 は 42.6Ω となり， Z_{diff} は 84.8Ω となった．これらを含めた USB Type-C の解析モデルの全体図を図 13 に示す．

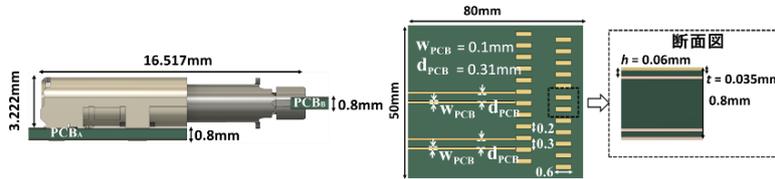


図 11 USB Type-C の嵌合状態

図 12 Print Circuit Board

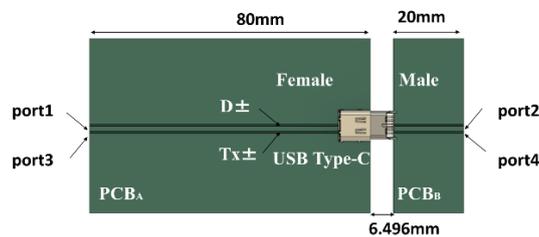


図 13 USB Type-C の 3 次元解析モデル

FDTD 解析において，Type-A コネクタの解析モデルの大きさは各方向それぞれ， $x = 113.5\text{mm}$ ， $y = 50.0\text{mm}$ ， $z = 8.3\text{mm}$ である．したがって，解析分解能は $\Delta x = 0.050\text{mm}$ ， $\Delta y = 0.044\text{mm}$ ， $\Delta z = 0.050\text{mm}$ とした．時間ステップ Δt は Courant の安定化条件より $\Delta t = 91.9\text{fs}$ となる．一方，Type-C コネクタの解析モデルの大きさは各方向それぞれ， $x = 106.496\text{mm}$ ， $y = 50.0\text{mm}$ ， $z = 4.04\text{mm}$ である．したがって，解析分解能は $\Delta x = 0.035\text{mm}$ ， $\Delta y = 0.033\text{mm}$ ， $\Delta z = 0.035\text{mm}$ とした．時間ステップ Δt は Courant の安定化条件より $\Delta t = 65.8\text{fs}$ となる．

解析は大規模な解析となるため，計算にはスーパーコンピュータ SX-Aurora tsubasa（東北大学サイバーサイエンスセンター）を用いた．8 プロセスの MPI 処理を利用し，高速解析できるようにした．

(4) 電界分布の解析結果

基板の Port1, 3 に 10GHz の正弦波を USB Type-C TX± に印加した際の，電界分布を図 14 に示す． xy 平面における電界表示は基板の高さや USB 内部の信号線の高さが異なるため，各信号線の上部の電界分布を表示している．Port1, 3 で印加した電圧は時間経過とともに x 方向に伝搬し，USB 内部を通過して Port2, 4 に到達することが確認できた．このことから，FDTD 法において適切にモデルが解析できていることがわかる．

コネクタ内部や，コネクタと基板の接続する箇所において，電界強度が大きく放射の要因となる．

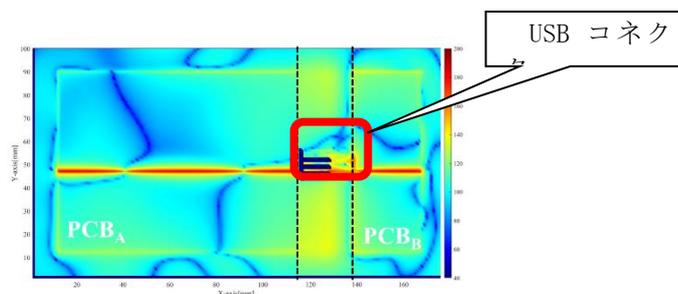


図 14 Type-C の差動線路 TX± による正弦波を印加した際の電界分布

(5) 伝送特性評価

信号線路と USB コネクタを伝搬する信号伝送評価としては、S パラメータによる周波数に対する信号の透過ならびに反射特性を評価する手法と、線路構造の変化により発生するインピーダンスの変化を評価する Time Domain Reflectometry (TDR) 評価がある。本報告では、この2つの評価により USB コネクタを含む線路について検討する。

S パラメータによる評価

USB Type-A モデルならびに USB Type-C モデルの Port1 と Port3 に Gaussian パルスを印加したときの、Port1~Port4 の電圧波形と電流波形を FDTD 法により解析した。電圧・電流波形から伝送損失 S_{dd21} を求める。差動線路の伝送特性評価には、ミックスド S パラメータ S_M を用いる。 S_M は、式(3)によって定義される。差動信号を印加したときに差動の伝送損失 S_{dd21} と差動の反射成分 S_{dd11} が式(4)および式(5)により導出される[15]。

$$S_M = \begin{bmatrix} S_{dd11} & S_{dd12} & S_{dc11} & S_{dc12} \\ S_{dd21} & S_{dd22} & S_{dc21} & S_{dc22} \\ S_{cd11} & S_{cd12} & S_{cc11} & S_{cc22} \\ S_{cd21} & S_{cd22} & S_{cc21} & S_{cc22} \end{bmatrix} \quad (3)$$

$$S_{dd21} = \frac{S_{21} - S_{23} - S_{41} + S_{43}}{2} \quad (4)$$

$$S_{dd11} = \frac{S_{11} - S_{31} - S_{13} + S_{33}}{2} \quad (5)$$

USB4 Gen3 における評価は、21GHz までの周波数帯域で評価がもとめられている[16]。Gaussian パルスの周波数帯域は十分な十分な周波数帯域を確保するため 40GHz までとした。図 15、図 16 および図 17 に USB Type-A モデルおよび USB Type-C モデルの通過特性 S_{dd21} 、反射特性 S_{dd11} およびコモンモードの反射量 S_{cd11} を示す。

USB Type-A において、通過特性 S_{dd21} が 1.7GHz まではほぼ 0dB であった。1.7GHz 以上で通過特性は周期的に増減を繰り返していることがわかる。例えば、1.7GHz では S_{dd21} が -1.3dB 減少し、反射特性 S_{dd11} は -5dB の信号が反射していることがわかる。一方で、 S_{cd11} は -35dB 程度の反射であり、コネクタ部で発生した反射は差動モードが支配的であることがわかる。USB Type-A では 1.7GHz 以上で通過特性 S_{dd21} が周期的に繰り返すことから、使用する帯域としては SI や EMI の原因になる可能性がある。また、 S_{dd21} の 28GHz 以上と、 S_{dd11} の 22GHz 以上では、それぞれ 0dB を超えている。この際、 S_{dd21} では遠端クロストークである S_{23} と S_{41} が 0dB を、 S_{dd11} では近端クロストークである S_{13} と S_{31} が 0dB をそれぞれ超えている。FDTD 解析では Gaussian パルスの周波数帯域を 40GHz まで確保しているが、FDTD 解析や FFT における計算誤差による影響と考えられる。

USB Type-C では、線路位置が異なる差動信号 D± および TX± の通過特性 S_{dd21} は、25GHz まで -7dB 以内で信号が伝搬している。USB Type-A と比較すると、通過特性は高周波まで帯域が広く、反射特性 S_{dd11} が 10dB 程度小さく、GHz 帯の信号伝搬に適していることがわかる。

USB Type-C において、RX± と TX± は USB4 規格に準じた通信性能を有し、D± は USB2.0 の信号伝送として用意されている。TX± と D± では、 S_{dd21} と S_{dd11} に大きな差は生じないが、TX± の S_{cd11} は D± と比べて約 20dB 大きくなった。図 2 の Type-C のピンアサインでは、TX± はコネクタの端に位置し、D± は中央に位置する。TX± はコネクタを取り囲む金属筐体に近く、D± は左右対称構造になっているため、コモンモード成分が小さくなったと考えられる。

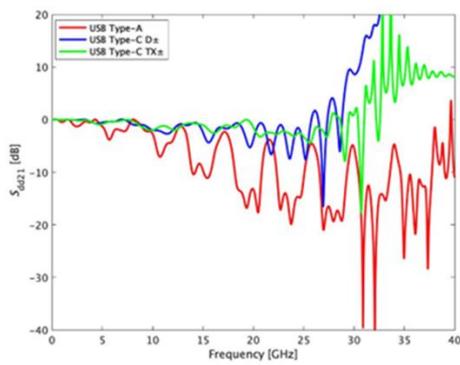


図 15 通過特性 S_{dd21}

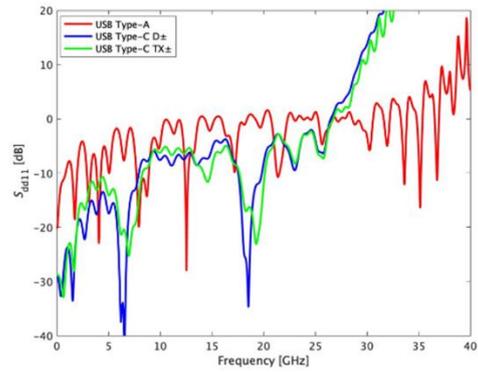


図 16 反射特性 S_{dd11}

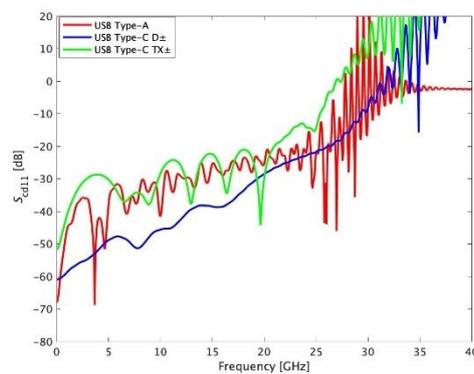


図 17 コモンモードの反射量 S_{cd11}

TDR による評価

コネクタ内部は立体的に線路構造が変化するため、構造の連続性を評価するために Time Domain Reflectometry (TDR) [17]–[20]で、線路のインピーダンスを解析した。ステップ信号の立ち上がり時間は、USB2.0～USB4 の規格である 400～10ps [10], [14]とした。印加したステップパルス立ち上がり時間、3dB 周波数帯域、TDR 距離分解能を表 1 に示す。

今回、コネクタ部分において差動インピーダンスの変化が最も大きい立ち上がり時間 10ps 時の結果を図 18 に示す。

表 1 印加したステップパルスの特性

USB Type-A($\epsilon_{eff}=3.1694$)			USB Type-C($\epsilon_{eff}=3.0504$)		
T_R [ps]	f_{3dB} [GHz]	x [mm]	T_R [ps]	f_{3dB} [GHz]	x [mm]
10.0	35.0	1.05	10.0	35.0	1.05
50.0	7.00	5.26	50.0	7.00	5.26
100	3.50	10.5	100	3.50	10.5
200	1.75	21.0	200	1.75	21.0
400	0.875	42.1	400	0.875	42.1

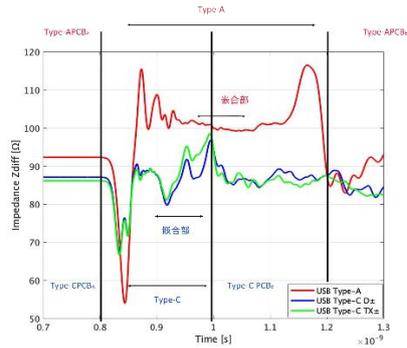


図 18 立ち上がり時間 10ps 時の差動インピーダンス Z_{diff} の解析結果

USB Type-A モデルでは、インピーダンスの変化から、0.8 ns 以下が PCB_A であり、1.2 ns 以上が PCB_B である。しかし、USB Type-C では、0.8 ns 以下が PCB_A であり、1.03 ns 以上が PCB_B である。Type-A と Type-C はコネクタの実寸法が異なるため、TDR の応答波形にも差が表れている。USB コネクタ部分のインピーダンスを算出したところ、Type-A モデルの差動インピーダンス値は 92 Ω であり、Type-C モデルでは 86 Ω であった。Type-A の差動インピーダンスの規格値は 90 Ω ± 20 Ω、Type-C は 85 Ω ± 9 Ω である。本解析モデルによる TDR 算出結果からは、規格値と合致していることが明らかとなった。

しかし、基板とコネクタ取り付け部では、Type-A、Type-C とともにインピーダンス変化が大きくなっており、特に Type-A コネクタの方が変化量は大きい。線路が立体的に屈曲している部分でインピーダンスの変化が発生していると考えられる。また、オスメスコネクタの勘合部では、Type-C では 12 Ω 程度のインピーダンス変化が発生した。一方で、Type-A コネクタでは数 Ω 程度であり、勘合部でのインピーダンス変化は Type-A の方が少なかった。

(6) 汎用的な不整合を有するコネクタモデルの構築及び電磁環境劣化予測手法の開発の自己評価と今後の方針

USB コネクタのような構造の不連続性に対する定量的評価を行うため、USB コネクタの 3D モデルを CAD でモデル化し、FDTD 解析に組み込むことで信号伝送評価を行った。コネクタ部を正確にモデル化することで、ディファレンシャルからコモンモードへの変換や、基板-コネクタ接触部での解析が実行でき、実際の状況を再現できる上で有用な手法であると考えられる。しかしながら、本研究期間内では SI や劣化や EMI との関係性について明らかにすることができなかった。今回作成した FDTD 解析ツールは、SI 診断や EMI 評価において、実測では測定できない現象も明らかにすることができ、2022 年度以降も研究を継続して取り組む。

また、FR-4 基板の周波数分散性を組み込んだ FDTD 解析法や、本研究で取り組んだ USB コネクタの信号伝送評価の結果を受けて、令和 3 年度の補正予算で国立高専機構が公募した高度設備共同利用拠点として、「Society5.0 時代の 100GHz 超高速信号と電磁材料評価システム」というタイトルで採択され、100GHz 超のベクトルネットワークアナライザやフリースペース法による材料評価システムが導入される。X 線 CT 検査装置も導入し、PC やタブレットの USB Type-C コネクタや LSI のワイヤボンディングを測定し、st1 形式のデータを 3DCAD へ取り込み、本研究で開発した電磁界解析と連携できることになった。本研究の最大のネックは、CAD データが存在しない場合は設計図からデータを作成するために相当な時間が必要なことである。中間報告までは、CT 画像からラスタデータを生成する手法について検討したが、VG Studio Max により st1 へ簡単に変換できることがわかったので、このソフトウェアも同時に入手する。今後は、X 線 CT 検査装置により、コネクタやケーブルデータを自動取得できるため、研究時間の大幅な短縮が期待される。

2-2. 不整合が生じたコネクタ接触境界面の等価回路網の推定

(1) TDR 測定による評価

本報告の内容は、前章で述べたコネクタ部の構造変換による FDTD 解析に対して、実験的なアプローチを実施した報告となる。図 19 に相互接続されたコネクタの接触境界部の高周波特性を評価するための実験セットアップを示す。本実験では Time Domain Reflectometry (TDR) 法を用い、コネクタの相互接続

部の高周波特性を計測する。測定対象なるコネクタは FR-4 基板上の $90\ \Omega$ のマイクロストリップライン（実効誘電率 3.04）に実装し、オスコネクタとメスコネクタを接続することで相互接続を行った。TDR で用いるパルス波は 10%~90% の立ち上がり時間が 6 ps のものを用い、およそ 0.646mm の空間分解能を可能とした。評価は同一メーカーのオス・メスの組み合わせ、オスコネクタを特定のメーカーとし、メスコネクタを異なるメーカーのコネクタに換装して相互接続し、接触境界部に生ずる電気特性の変化をインピーダンス変化として計測した。また、基板終端は開放とし、右端からの反射波の影響を受けない範囲で計測を行った。

メスコネクタ（A-USB A/SMT）を FR-4 基板に実装し、同メーカーのオスコネクタ（A-USB A-LP-SMT-C）と相互接続した際の TDR 結果を図 20 に示す。同一型番のコネクタではコネクタを変化させた場合にもインピーダンスの変化は $0.85\ \Omega$ 以下に収まっている。また、結果を表示しているのは図 19 においてハイライトしている部分の結果のみを切り出している。

一方、オスコネクタに対し、メーカーが異なるメスコネクタを用いた TDR 結果を図 21 に示す。メーカーが異なるコネクタを接続した場合、同一規格のコネクタを用いた場合でも最大で $3.75\ \Omega$ の差が観測された。

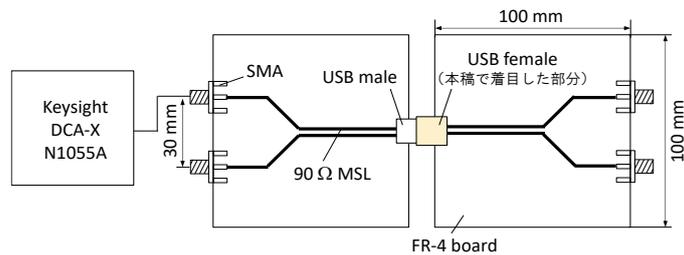


図 19 USB コネクタ部のインピーダンス測定

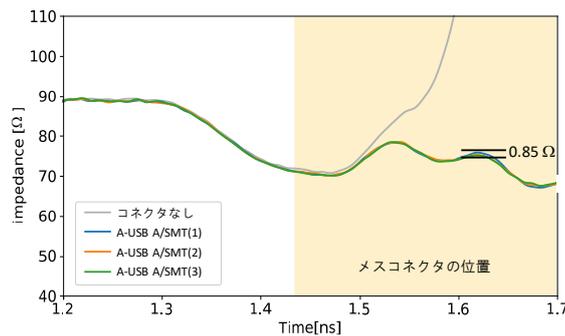


図 20 同一メーカーのコネクタを相互接続した場合

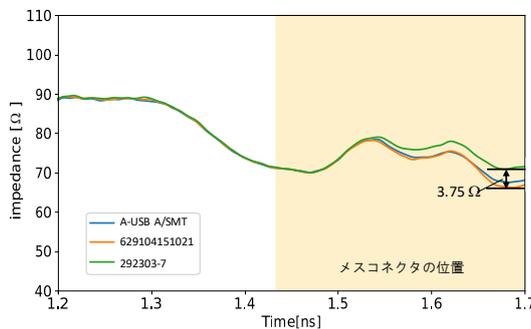


図 21 異なるメーカーのコネクタを接続した場合

図 22 は同一メーカーのコネクタを相互接続したモデルにおいて、TDR 波形の立ち上がり時間を変化させた時の結果である。TDR 波形の立ち上がり速度を変化させることで、USB コネクタの嵌合部でのインピーダンス変化にも変化が生じることがわかった。立ち上がりを早くすることで、USB 内部の構造変化をより正

確に捉える効果が生じたためと考えられ、USB 構造の不連続性に関する評価には、立ち上がりの早い TDR 波形が必要であると考えられる。

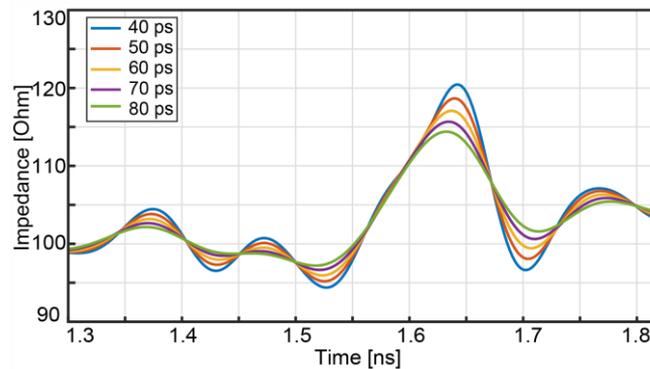


図 22 TDR の立ち上がりを変化させた場合

(2) eye-diagram による評価

USB4 規格の信号伝送において、メーカーの異なるコネクタやケーブルにおける信号伝送評価について検討を行った。USB4 規格の 5GHz の信号伝送発振器は高額で入手が難しいため、実際のノート PC と外付け SSD 間を伝送する信号を測定することで評価した。図 23 に実測環境を示す。発振器用の PC として、MacBook Air と Hewlett-Packard の 2 つを用いた。外付け SSD (Yottamaster NVM2 M2) と PC は USB4 ケーブルで接続する。外付け SSD の基板上に差動線路があり、この線を伝搬する差動電圧信号を、ピコプローブと差動プローブでプロービングして、オシロスコープ (Keysight DSOS804A) で測定した。

図 23(a)に MacBook Air による電圧信号を、(b)に Hewlett-Packard による電圧信号をそれぞれ示す。(a)の信号振幅は 0.1Vp-p と小さく、(b)は 0.3Vp-p であった。USB4 の基本クロックが 5GHz であるため、8GHz のアナログ帯域のオシロスコープで測定した時に、基本波の測定が限界であった。ジッタを含む信号測定では、立ち上がりや立ち下りのタイミングでサンプリングを行った可能性があり、デジタル信号の 0 と 1 の波形を忠実に再現できなかった。

このため、データ処理により eye-diagram を生成できないか検討を行った。図 25 に eye-diagram の生成方法を示す。デジタル信号の立ち上がりで、トリガにより電圧データを補足したタイミングで、のこぎり波を発生させる。電圧を一定レベルで上げていき、のこぎり波と一致したタイミングでデジタルデータの電圧を読み取る。この取得した電圧データを順番に並べていき、eye-diagram を作成する。本報告では、生成過程が正しく実行できているかを確認するため、ジッタを含むデジタルデータを自己生成し、eye-diagram を作成した。その結果を図 26 に示す。ジッタがない $\sigma=0$ では、デジタルデータ波形を再現できていることがわかる。ジッタを $\sigma=8$ 、 $\sigma=16$ 、 $\sigma=32$ と増やすと、立ち上がりや立ち下りの幅が変化しており、ジッタを忠実に再現できているため、このプログラムで eye-diagram の作成が可能であることがわかった。しかしながら、図 24 の波形は、1bit あたりのデータ数が不足しているため、波形の忠実な再現ができていない。このため、eye-diagram のプログラムを用いて作成を試みたが、図 26 の結果とはほど遠い結果となってしまった。USB4 の評価を行うためには 24GHz までのアナログ帯域が必要とされているため、今後長野県工業技術総合センターにあるオシロスコープで測定できないか検討する予定である。

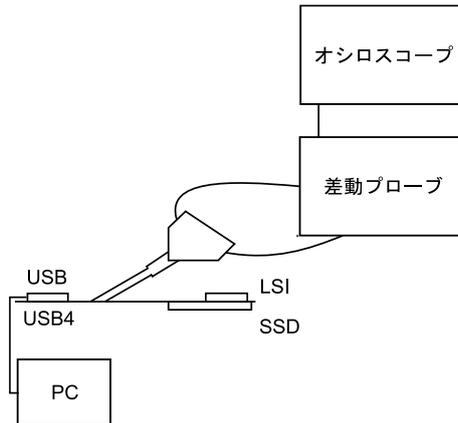
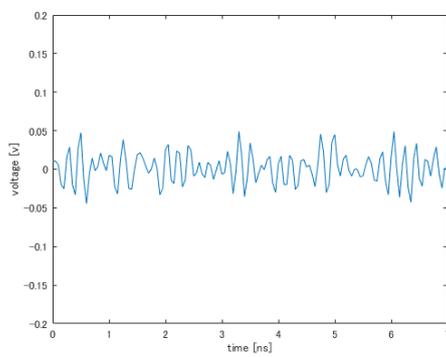
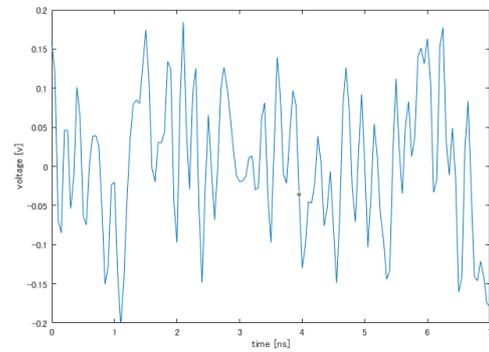


図 23 USB4 の電圧信号測定系



(a) MacBook Air



(b) Hewlett Packard

図 24 USB4 の信号伝送波形

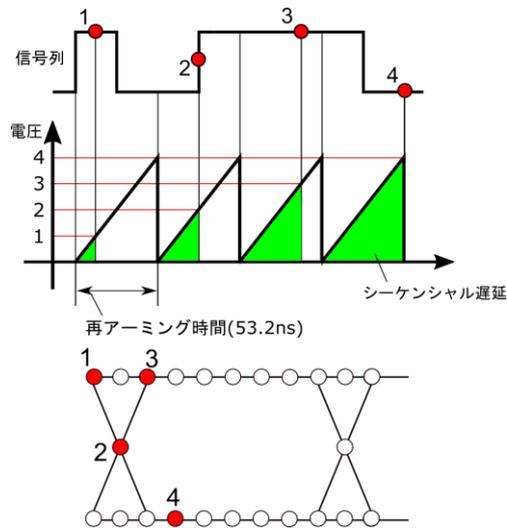


図 25 eye-diagram の生成方法

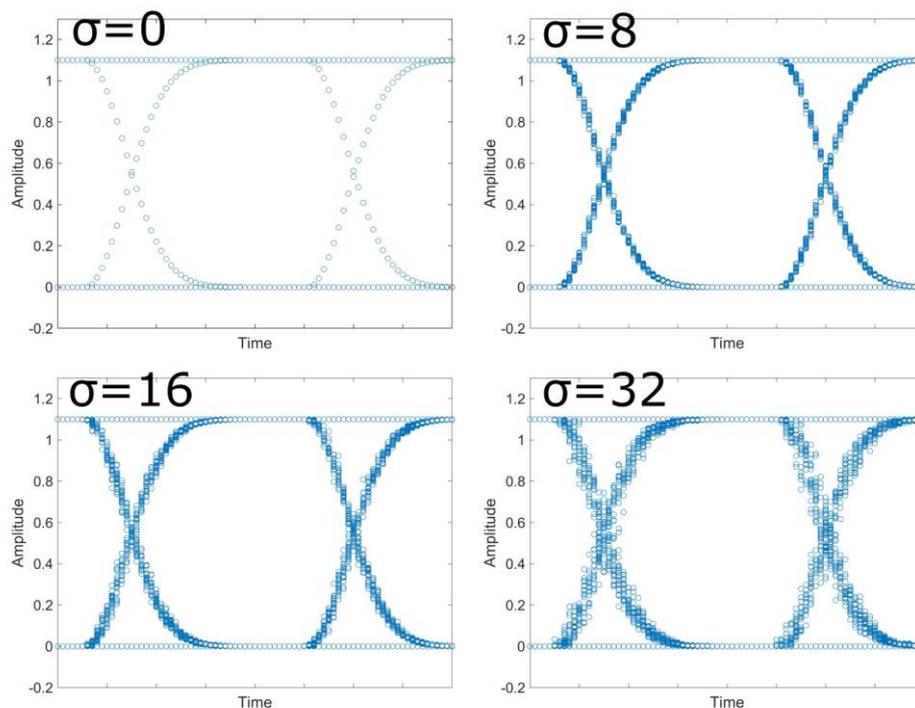


図 26 理想波形による eye-diagram の例

(3) 不整合が生じたコネクタ接触境界面の等価回路網の推定に対する自己評価と今後の方針

コネクタ接触境界面での評価として、1) TDR による実測評価、2) eye-diagram の生成を試みた。

TDR による実測評価では、当初の想定では挿抜試験を実施し接触境界面での接触抵抗についても検討する予定だった。実際に挿抜試験機を導入し、TDR による評価を実施したが挿抜回数による優位な差は得られなかった。共同研究である奈良先端科学技術大学院大学とのミーティングの中で、挿抜による接触境界面では、コネクタの表面劣化に対する診断が必要であり、微細な傷の評価にはレーザー顕微鏡による実測が必要という結論に至った。本研究期間内では、レーザー顕微鏡の確保や借用には至らなかったが、(1)–6 に記載した設備の一部としてレーザー顕微鏡を導入することが決まった。本研究は、研究期間内で終了すること無く今後も継続して取り組む予定であり、新たな設備と知見で研究をスパイラルアップさせる予定である。

eye-diagram の生成では、生成するためのプログラムは完成したが、オシロスコープのアナログ帯域が不足しているため、USB4 規格のデータの eye-diagram を生成できなかった。25GHz のオシロスコープは高額であるため、リースもしくは他機関の設備を借用することが必要である。また、データ数の少ないデータで再現できないか継続的に検討を進める。

【参考文献】

- [1] USB-IF, “USB4TMSpecification”, [Online](<https://www.usb.org/document-library/usb4r-specification>)
- [2] HDMI-FORUM, “HDMI2.1Specification”, [Online](<https://hdmiforum.org/specifications/>)
- [3] 武久恭夫, 窪田昭真, 宮下純一, “超高速インターフェイス用コネクタの開発”, 長野県工技センター研報, No.5, p.E1-E5, 2010
- [4] 林優一, “ハードウェアに潜む電磁波セキュリティの脅威とその対策”, IEICE Fundamentals Review, Vol.13, No.1, pp.28-37, July 2019
- [5] 北澤太基, 上田浩行, 藤本大介, キムヨンウ, 林優一, 春日貴志, “コネクタにおける信号伝送評価のための 3D 解析モデルの構築”, 信学技報, Vol.120, No.333, EMCJ2020-67, pp.18-23, (2021.1).
- [6] Takashi Kasuga, and Hiroshi Inoue, “Estimation for Wideband Electromagnetic Field Distribution from Printed Circuit Board with Switching Transistor” IEICE Trans. Electron., Vol. E86-C, No. 6,

- pp.995-1001, (2003-06)
- [7] Takashi Kasuga, Motoshi Tanaka and Hiroshi Inoue, "Estimation of Spatial Distribution of Wideband Electromagnetic Noise around a Printed Circuit Board", IEICE Trans. Commun., Vol. E86-B, No. 7, pp.2154-2161 (2003-07)
- [8] 春日貴志, 中尻睦, 大久保裕太, 中山英俊, “基板上に配置した電磁抑制材による電磁ノイズ抑制と影響に関する研究”, 電子情報通信学会論文誌 B, J94-B, no. 12, pp. 1576-1584, (2011.12)
- [9] Taiki Kitazawa, Taiki Yamagiwa, Ren Kitahara, Youngwoo Kim, Jerdvisanop Chakaroathai, Yuichi Hayashi and Takashi Kasuga, "A Novel FDTD Approach Considering Frequency Dispersion of FR-4 Substrates for Signal Transmission Analyses at GHz Band", IEEE Trans. on EMC, Early access.
- [10] USB-IF, “USB2.0 Specification”,
[Online](<https://www.usb.org/document-library/usb-20-specification>)
- [11] Mark I. Montrose, “EMC and the Printed Circuit Board: Design”, Theory, and Layout Made Simple, IEEE, 1998 日本航空電子工業株式会社, “DX07S024 JAAR1100”,
[Online](<https://www.jae.com/connectors/series/detail/product/id=95496>)
- [12] 日本航空電子工業株式会社, “DX07P024 AJ5R1500”,
[Online](https://www.jae.com/connectors/series/detail/product/id=66504&type_code=T1010)
- [13] USB-IF, “USB Type-C Connectors and Cable Assemblies Compliance Document Revision2.0”,
[Online](<https://www.usb.org/document-library/usb-type-c-connectors-and-cable-assemblies-compliance-document-revision-20>)
- [14] 赤羽真和, “周波数分散性を組み込んだ FDTD 法によるミアンダ線路の信号伝送解析”, 信学技報, vol.121, No.81, EMCJ2021-18, pp.7-12, Jul.2021
- [15] USBIF, “USB4 Router Assembly Electrical Compliance Test Specification”,
[Online](<https://www.usb.org/sites/default/files/USB4%20Electrical%20CTS%20Rev%201.0.pdf>)
- [16] David M. Pozarm, “Microwave Engineering”, Wiley, 2011
- [17] H. W. Johnson, M. Graham, and Others, “Hi-Digital design: a handbook of black magic”, Prentice Hall, pp8-10, 1993
- [18] D. Antonovici, “Advances in Time Domain Reflectometry characterization for high-speed interconnects”, IEEE 21st SIITME, Brasov, pp.37-40, 2015
- [19] M.V. Schneider, “Microstrip Lines for Microwave Integrated Circuits”, The Bell System Technical

〈発表資料〉

題名	掲載誌・学会名等	発表年月
USB Type-C コネクタの3次元モデル化と FDTD による信号伝送解析	電子情報通信学会環境電磁工学研究会	2022年7月 発表予定
USB Type-C コネクタの3Dモデル化と FDTD 解析	IEEE EMCS 仙台チャプタ 学生研究発表会	2022年3月